

PATENT ABSTRACTS OF JAPAN

A A

(11)Publication number : 05-063722

(43)Date of publication of application : 12.03.1993

(51)Int.CI.

H04L 12/44

(21)Application number : 03-221754

(71)Applicant : HITACHI CABLE LTD

(22)Date of filing : 02.09.1991

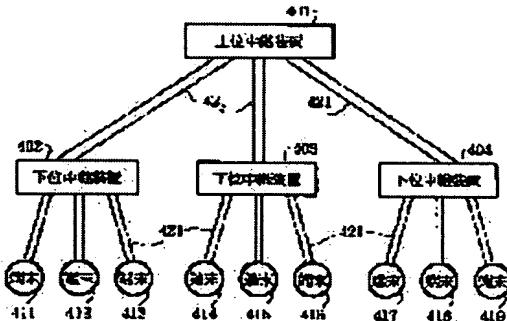
(72)Inventor : AOKI TERUAKI
ASANO MITSUHARU
SUZUKI YASUO
KASAI KATSUHIRO
ONUKI YASUTERU
NITANI MICHIO
KURIYAMA MASARU
IMAI YASUMASA

(54) PACKET RELAY SYSTEM

(57)Abstract:

PURPOSE: To suppress rapid deterioration in performance on the occurrence of an increase in a transmission load.

CONSTITUTION: Packets sent from terminal equipments 411-419 reach subordinate repeaters 402-404. Only a packet reaching the subordinate repeaters 402-404 fastest is sent to a host repeater 401, and the other packets are aborted in the inside of the subordinate repeaters 402-404. Packets are sent from the subordinate repeaters 402-404 to the host repeater 401. Only the packet reached fastest to the host repeater 401 is relayed and sent to the subordinate repeaters 402-404. The other packets are aborted in the inside of the repeater 401. Then the subordinate repeaters 402-404 send the packets from the host repeater 401 entirely to the terminal equipments 411-419.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-63722

(43)公開日 平成5年(1993)3月12日

(51)Int.Cl.⁵
H 04 L 12/44

識別記号
7928-5K

府内整理番号

F 1

技術表示箇所

H 04 L 11/ 00

3 4 0

審査請求 未請求 請求項の数12(全 30 頁)

(21)出願番号 特願平3-221754

(22)出願日 平成3年(1991)9月2日

(71)出願人 000005120

日立電線株式会社

東京都千代田区丸の内二丁目1番2号

(72)発明者 青木 照明

茨城県日立市日高町5丁目1番1号 日立
電線株式会社オプトロシステム研究所内

(72)発明者 浅野 光春

茨城県日立市日高町5丁目1番1号 日立
電線株式会社オプトロシステム研究所内

(72)発明者 鈴木 靖雄

茨城県日立市日高町5丁目1番1号 日立
電線株式会社オプトロシステム研究所内

(74)代理人 弁理士 絹谷 信雄

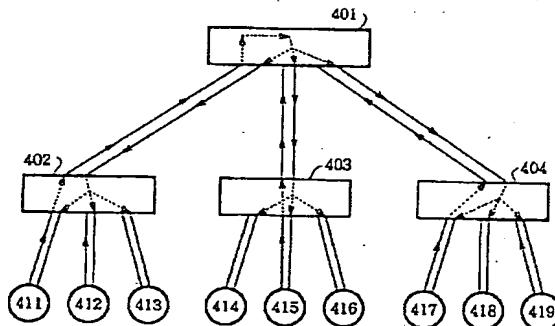
最終頁に続く

(54)【発明の名称】 パケット中継方式

(57)【要約】

【目的】 伝送負荷が増加した時の急激な性能低下を抑制するパケット中継方式を提供する。

【構成】 端末 411~419 から送信されたパケットは、下位の中継装置 402~404 に到着する。下位の中継装置 402~404 では、これらパケットのうち最も早く到着したパケットだけが上位の中継装置 401 に送られ、他のパケットは中継装置 402~404 内部で廃棄される。上位の中継装置 401 には、各下位の中継装置 402, 403, 404 からパケットが送られる。上位の中継装置 401 では、最も早く到着したパケットだけが中継されて全ての下位の中継装置 402, 403, 404 に伝送され、他のパケットは中継装置 401 内部で廃棄される。その後、下位の中継装置 402, 403, 404 は、上位の中継装置 401 からのパケットを全ての端末 411~419 に送る。



【特許請求の範囲】

【請求項1】 複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、前記中継装置は、任意の入力ポートにパケットが到着したとき他のパケットの中継が行われていない場合に到着したパケットを出力ポートに中継し、既にパケットの中継が行われている場合には後から到着したパケットの中継を行わずに中継装置内部で廃棄し、さらに前記中継装置を枝別れ状の階層構造となるように接続し、最上位の中継装置は、下位の中継装置からパケットが到着した場合に下位の全ての中継装置にパケットを出力し、最上位以外の中継装置は、下位の中継装置または端末からパケットが到着した場合に上位の中継装置のみにパケットを出力し、上位の中継装置からパケットが到着した場合には直接接続されている下位の全ての中継装置または端末にパケットを出力することを特徴とするパケット中継方式。

【請求項2】 複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、予め中継装置の入力ポートに一対一に対応する優先度を定め、複数の入力ポートに端末から同時にパケットが到着した場合に、それら入力ポートのうち一番優先度の高い入力ポートからのパケットを中継し、他の入力ポートからのパケットは中継を行わずに中継装置内部で廃棄し、さらに各入力ポートの優先度を、中継装置におけるパケットの中継完了を契機として入力ポート間で変更することを特徴とするパケット中継方式。

【請求項3】 複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、予め中継装置の入力ポートに一対一に対応する優先度を定め、複数の入力ポートに端末から同時にパケットが到着した場合に、それら入力ポートのうち一番優先度の高い入力ポートからのパケットを中継し、他の入力ポートからのパケットは中継を行わずに中継装置内部で廃棄し、さらに中継したパケットが入力された入力ポートの優先度を、中継装置の中で一番高い優先度に変更することを特徴とするパケット中継方式。

【請求項4】 複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、前記中継装置の複数の入力ポートに端末から同時にパケットが到着した場合に、パケットの到着頻度の高い入力ポートからのパケットを中継し、他の入力ポートからのパケットは中継を行わずに中継装置内部で廃棄することを特徴とするパケット中継方式。

【請求項5】 複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、予め中継装置の各入力ポートに異なる優先度を定め、ある一定の時間内に複数の入力ポートに端末からパケットが到着した場合に、最も優先度の高い入力ポートからのパケットを中継し、他のパケットは中継を行

わずに中継装置内部で廃棄することを特徴とするパケット中継方式。

【請求項6】 複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、前記中継装置の入力ポートの状態を順番に監視し、ちょうど監視をおこなった入力ポートに端末からの信号が到着した場合にその入力ポートからのパケットを中継して、複数の入力ポートに端末から同時にパケットが到着した場合にも一つの入力ポートからのパケットのみは中継するようにしたことを特徴とするパケット中継方式。

【請求項7】 前記中継装置における入力ポートの監視回数を入力ポート間で変えることを特徴とする請求項6記載のパケット中継方式。

【請求項8】 複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、前記端末は、送信要求フレームを送信した後、自分が送信した送信要求フレームが返ってきてからパケットを送信し、前記中継装置は、入力ポートを順番に監視し、任意の入力ポートに前記送信要求フレームが到着した場合にその送信要求フレームを中継して、複数の端末で送信要求があった場合にも、送信要求フレームを送信した端末のうち一つのみにパケットを送信させるようにしたことを特徴とするパケット中継方式。

【請求項9】 複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、前記中継装置に複数の端末から同時にパケットが到着した場合に、これらパケットの所定のフィールドを比較し、その比較結果により選択された一つのパケットを中継し、他のパケットは中継を行わずに中継装置内部で廃棄することを特徴とするパケット中継方式。

【請求項10】 前記中継装置により中継されるパケットは、送信元アドレスの値が最も大きいパケットであることを特徴とする請求項9記載のパケット中継方式。

【請求項11】 前記中継装置により中継されるパケットは、送信元アドレスの値が最も小さいパケットであることを特徴とする請求項9記載のパケット中継方式。

【請求項12】 複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、前記端末は、パケットの送信に先立ち優先度決定用パケットを送信し、前記中継装置は、端末からの優先度決定用パケットにより各端末ごとの優先度を設定し、複数の端末から同時にデータパケットが到着した場合に、最も優先度の高い端末からのデータパケットを中継し、他の端末からのパケットは中継を行わずに中継装置内部で廃棄することを特徴とするパケット中継方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、スター型ネットワーク

におけるパケットの中継方式に関するものである。

【0002】

【従来の技術】従来、スター型ネットワークの規格として、IEEE 802.3 10BASE-Tが広く知られている。この規格に定められた中継装置は、以下の特徴を有する。

【0003】(1) 中継装置の任意の入力ポートにパケットが到着した際に、中継装置が他のパケットを中継しないければ、直ちに到着したパケットを中継する。

【0004】(2) 中継装置の任意の入力ポートに到着したパケットは、この入力ポートと対になった出力ポートに対しては中継されない。即ち、パケットの送信元の局に対しては、パケットを送り返さないという選択的な中継を行なう。

【0005】(3) 中継装置の任意の入力ポートにパケットが到着した際に、中継装置が既に他のパケットを中継していた場合、パケットの衝突が発生したとみなされ、現在中継中のパケットと到達したパケットの中継は両者とも失敗になる。この場合、中継装置はパケットの中継を中止して、中継の失敗を全部の端末に通知するために、全出力ポートに対して「ジャム」と呼ばれる信号を送信する。

【0006】また、IEEE 802.3 10BASE-T規格に定められた通信制御方式は、以下の特徴を有する。

【0007】(1) 送信パケットの長さは所定の長さ以下である。

【0008】(2) 任意の端末においてパケットの送信要求が発生した場合、その端末は、中継装置からパケットが送られているかどうかを監視し、中継装置からパケットが送られていない場合にパケットの送信を行ない、パケットが送られている場合には、そのパケットの受信が終了してから一定時間以上にわたってパケットの送信がなくなるのを待ってパケットの送信を行なう。

【0009】(3) 上記(2)の条件が満たされ、パケットの送信を行なっている間も、端末は中継装置から送られてくる信号の状態監視を行なう。

【0010】(4) 端末からパケットを送信している間に、中継装置からパケットを受信すると、送信パケットの中継中に他のパケットと衝突したものとみなし、ジャム信号をパケットに対して送信する。

【0011】(5) パケットの送信が失敗した場合、各端末は所定の時間が経過してから再送を行なう。

【0012】

【発明が解決しようとする課題】しかしながら、以上に特徴を述べたIEEE802.3規格に基づいたネットワークには、負荷が増加した時に急激に性能が低下するという問題がある。即ち、ネットワークの負荷が増加するにつれて、伝送されるパケットの数が増加し、伝送路や中継装置におけるパケットの衝突回数が増加していく。パケットの衝突が発生すると、先に送信されたパケットと後から送信されたパケットの両方共にその内容が破壊され

る。そのため、両方の端末がパケットの再送を行うことになり、従って、パケットの衝突が増加すると急激にパケットの伝送遅延時間が増大し、ネットワークの性能が低下する。

【0013】本発明の目的は、上述した問題点を解決し、伝送負荷が増加した時の急激な性能低下を抑制できるパケット中継方式を提供することにある。

【0014】

【課題を解決するための手段】前記目的を達成するため、本発明のパケット中継方式は、複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、中継装置は任意の入力ポートにパケットが到着したとき他のパケットの中継が行われていない場合に到着したパケットを出力ポートに中継し、既にパケットの中継が行われている場合には後から到着したパケットの中継を行わずに中継装置内部で廃棄するものであり、さらに、中継装置を枝別れ状の階層構造となるように接続し、最上位の中継装置は、下位の中継装置からパケットが到着した場合に下位の全ての中継装置にパケットを出し、最上位以外の中継装置は、下位の中継装置または端末からパケットが到着した場合に上位の中継装置のみにパケットを出し、上位の中継装置からパケットが到着した場合には直接接続されている下位の全ての中継装置または端末にパケットを出力するものである(請求項1)。

【0015】また、複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、予め中継装置の入力ポートに一対一に対応する優先度を定め、複数の入力ポートに端末から同時にパケットが到着した場合に、それら入力ポートのうち一番優先度の高い入力ポートからのパケットを中継し、他の入力ポートからのパケットは中継を行わずに中継装置内部で廃棄するものであり、さらに各入力ポートの優先度を中継装置におけるパケットの中継完了を契機として入力ポート間で変更するものである(請求項2)。

【0016】また、上述と同様に複数の入力ポートに端末から同時にパケットが到着した場合、それら入力ポートのうち一番優先度の高い入力ポートからのパケットを中継し、さらに中継したパケットが入力された入力ポートの優先度を中継装置の中で一番高い優先度に変更するものである(請求項3)。

【0017】また、複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、中継装置の複数の入力ポートに端末から同時にパケットが到着した場合に、パケットの到着頻度の高い入力ポートからのパケットを中継し、他の入力ポートからのパケットは中継を行わずに中継装置内部で廃棄するものである(請求項4)。

【0018】また、複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワ

ークにおいて、予め中継装置の各入力ポートに異なる優先度を定め、ある一定の時間内に複数の入力ポートに端末からパケットが到着した場合に、最も優先度の高い入力ポートからのパケットを中継し、他のパケットは中継を行わずに中継装置内部で廃棄するものである(請求項5)。

【0019】また、複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、中継装置の入力ポートの状態を順番に監視し、ちょうど監視をおこなった入力ポートに端末からの信号が到着した場合にその入力ポートからのパケットを中継して、複数の入力ポートに端末から同時にパケットが到着した場合にも一つの入力ポートからのパケットのみは中継するようにしたものである(請求項6)。ここで、中継装置における入力ポートの監視回数を入力ポート間で変えてよい(請求項7)。

【0020】また、複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、端末は送信要求フレームを送信した後、自分が送信した送信要求フレームが返ってきてからパケットを送信し、中継装置は入力ポートを順番に監視し、任意の入力ポートに前記送信要求フレームが到着した場合にその送信要求フレームを中継して、複数の端末で送信要求があった場合にも、送信要求フレームを送信した端末のうち一つのみにパケットを送信させるようにしたものである(請求項8)。

【0021】また、複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、中継装置に複数の端末から同時にパケットが到着した場合に、これらパケットの所定のフィールドを比較し、その比較結果により選択された一つのパケットを中継し、他のパケットは中継を行わずに中継装置内部で廃棄するものである(請求項9)。ここで、中継装置により中継されるパケットは、送信元アドレスの値が最も大きいパケットでもよいし、送信元アドレスの値が最も小さいパケットでもよい(請求項10, 11)。

【0022】また、複数の端末と、その端末間をスター状に接続して信号を中継する中継装置からなるネットワークにおいて、前記端末は、パケットの送信に先立ち優先度決定用パケットを送信し、中継装置は、端末からの優先度決定用パケットにより各端末ごとの優先度を設定し、複数の端末から同時にデータパケットが到着した場合に、最も優先度の高い端末からのデータパケットを中継し、他の端末からのパケットは中継を行わずに中継装置内部で廃棄するものである(請求項12)。

【0023】

【作用】請求項1のパケット中継方式では、任意の入力ポートに到着したパケットを中継装置が中継している間に、他の入力ポートにもパケットが到着した場合、後から到着したパケットを中継することなく廃棄し、既に中

継中のパケットのみを破棄することなく中継するため、スター型ネットワークにおいて伝送の負荷が増加しても、データの伝送遅延時間が急激に増加しない通信システムを実現できる。しかも、中継装置を枝別れ状の階層構造となるように接続し、これら中継装置の動作を最上位のものとそれ以外のものとで異ならせることにより、接続できる端末の数を容易に増やすことができる。

【0024】請求項2のパケット中継方式では、予め中継装置の入力ポートに優先度をつけておき、複数の入力ポートに同時にパケットが到着した場合に、それら入力ポートの優先度を比較し一番優先度の高い入力ポートからのパケットのみを中継するため、複数の端末から中継装置に同時にパケットが到着した場合においても、優先度の高い入力ポートからのパケットのみは廃棄することなく中継することができる。しかも、各入力ポートの優先度を中継装置におけるパケットの送信完了を契機として入力ポート間で変更することで、パケットの中継が優先される入力ポートが偏らず、各端末に対する中継の優先度を均等化することができる。

【0025】請求項3のパケット中継方式では、複数の入力ポートに端末から同時にパケットが到着した場合に、一番優先度の高い入力ポートからのパケットのみを中継し、さらに中継したパケットが入力された入力ポートの優先度を一番高い優先度に変更するため、その後、複数の端末から中継装置に同時にパケットが到着しても、前回送信した端末からのパケットを優先的に中継することができる。

【0026】請求項4のパケット中継方式では、複数の入力ポートに同時にパケットが到着した場合、パケットの到着頻度の高い入力ポートからのパケットのみを中継するため、複数の端末から中継装置に同時にパケットが到着した場合、送信頻度の高い端末からのパケットを優先的に中継することができる。

【0027】請求項5のパケット中継方式では、複数の入力ポートに一定時間以内にパケットが到着した場合、優先度の最も高い入力ポートからのパケットのみを中継するため、伝送路長の相違等によって先着のパケットが限定される場合にも、優先度の高い入力ポートからのパケットのみを中継することができる。

【0028】請求項6のパケット中継方式では、中継装置の入力ポートの状態を順番に監視し、ちょうど監視をおこなった入力ポートに端末から信号が到着した場合に、そのポートからのパケットのみを中継するため、複数の端末から中継装置に同時にパケットが到着した場合においても、ちょうど監視をおこなった入力ポートからのパケットのみは廃棄することなく中継することができる。ここで中継装置における入力ポートの監視回数を入力ポート間で変えれば、入力ポート毎に優先度が設定され、優先度の高い入力ポートからのパケットを高い確率で中継することができる。

【0029】請求項8のパケット中継方式では、端末からパケットの送信に先立ち送信要求フレームを送信させ、自分の送信した送信要求フレームが返ってきてからパケットを送信させると共に、中継装置の入力ポートを順番に監視し、ちょうど監視を行った入力ポートに送信要求フレームが到着した場合にその送信要求フレームを中継するため、複数の端末にて送信要求が発生しても、中継装置から返ってきた送信要求フレームを送信した端末のみにパケットを送信させることができる。

【0030】請求項9乃至11のパケット中継方式では、中継装置に複数の端末から同時にパケットが到着した場合、これらパケットの所定のフィールドを比較し、その比較結果により選択された一つのパケットのみを中継するため、複数の端末から中継装置に同時にパケットが到着した場合においても、一つのパケットのみは廃棄することなく中継することができる。

【0031】請求項12のパケット中継方式では、端末からパケットの送信に先立ち優先度決定用パケットを送信させ、中継装置では端末からの優先度決定用パケットにより各端末ごとの優先度を設定し、複数の端末から同時にデータパケットが到着した場合に、最も優先度の高い端末からのデータパケットのみを中継するため、複数の端末から中継装置に同時にパケットが到着しても、優先度の高い一つの端末からのパケットのみは廃棄することなく中継することができる。

【0032】

【実施例】以下、本発明の実施例を添付図面に基づいて説明する。

【0033】図1に、本発明が適用されるシステムの基本的な構成を示す。このシステムは、中央の中継装置101と複数の端末111, 112, 113, 114とを接続する双方向リンク121, 122, 123, 124を持ち、端末間のデータ交換を行なう。双方向リンク121～124の伝送媒体には、ツイストペア線、同軸ケーブル、光ファイバなどが考えられる。ここでは伝送媒体として光ファイバを用いることとする。

【0034】図2に、前記中継装置101の内部構成例を示す。端末111～114から送信されたパケットは、それぞれ双方向リンク121～124を経て中継装置101の入力ポート1～4に到着する。入力ポート1～4に到着したパケットは、光電変換部201～204により電気信号に変換され、遅延回路211～214とパケット検出回路221～224に入力される。パケット検出回路221～224は、パケットが到着したことを検出して、それぞれ選択回路231に検出信号11～14を出力する。選択回路231は、検出信号11～14が入力されると、その検出信号11～14に対応する遅延回路211～214の出力を通過させ電光変換部205～208に送る。こうして中継装置101に到着したパケットは、対応する遅延回路211～214によって保持され、選択回路231の切替わりが終了すると、遅延回路2

50

11～214から出力されて選択回路231を通り、電光変換部205～208を経由して全ての出力ポート5～8に中継される。なお選択回路231は、いずれかの端末111～114からのパケットを全ての出力ポート5～8に中継している間に、他の端末111～114からパケットが到着しても、既にパケットを中継している状態にあるため、新たにパケットを中継するための切替えを行わない。

【0035】図3には、各端末111～114内部のインターフェース回路の構成を示す。端末111～114から中継装置101にパケットを送信する場合、まず図示しないCPUにより送信データと宛先局のアドレスとを2ポートメモリ308に書き込む。つづいて、制御/状態表示レジスタ309内に送信要求をセットする。制御/状態表示レジスタ309は、2ポートメモリ308に対し送信データの書き込みが終了するとセッティングされる送信要求レジスタと、受信データの書き込みが終了するとセッティングされる受信表示レジスタを備えており、これらレジスタが通信制御部305により監視されている。通信制御部305は、送信要求レジスタがセットされており且つ受信表示レジスタがセットされていなければ、リード制御部306にデータの読み出しを指示する。この指示によりリード制御部306は、2ポートメモリ308内部の指定されたアドレスから送信データを読み出し、通信制御部305に出力する。通信制御部305は、この入力された送信データに宛先局のアドレスや自局のアドレス(送信元アドレス)、更にはエラー検出用のFCS、パケットの始まりと終わりを示すデリミタなどを付加して、並/直変換部304に出力する。並/直変換部304に出力されたパケットは、16ビットまたは8ビットの並列データから直列データに変換されたのち、信号変調部302により光信号で伝送するための符号に変換され、最後に、電光変換部310により電気信号から光信号に変換されて中継装置101に送信される。

【0036】また、中継装置101から送られてきたパケットを受信する場合、まず到着したパケットを光電変換部311により電気信号に変換する。そして、信号復調部301により伝送用の符号からNRZ符号に復調したのち、直/並変換部303により直列データで受信したパケットを16ビットまたは8ビットの並列データに変換して、通信制御部305に出力する。通信制御部305は、受信したパケットの宛先アドレスを自局アドレスと比較し、一致した場合は受信処理を続行し、一致しない場合は受信処理を中断する。受信パケットの宛先アドレスが自局アドレスと一致した場合、通信処理部305はさらに受信データの書き込みをライト制御部307に指示して2ポートメモリ308内に受信データを書き込む。その後、パケットのFCSを用いてエラー検出を行う。ここでエラーが検出されない場合、受信データの書き込みが終了した時点で、制御/状態表示レジスタ309内の受信表示レジスタをセットする。またエラーが検出された場合に

40

【0037】図4に、前記中継装置101の内部構成例を示す。この構成では、各端末111～114から送信されたパケットは、まず各端末内部のインターフェース回路で2ポートメモリ308に書き込まれ、その後、通信制御部305により送信要求がセットされる。通信制御部305は、送信要求がセットされると、リード制御部306にデータの読み出しを指示する。リード制御部306は、2ポートメモリ308内部の指定されたアドレスから送信データを読み出し、並/直変換部304に出力する。並/直変換部304に出力されたパケットは、直列データから並列データに変換されたのち、信号変調部302により光信号で伝送するための符号に変換され、最後に、電光変換部310により電気信号から光信号に変換されて中継装置101に送信される。

は、制御／状態表示レジスタ 309中のエラー表示レジスタをセットする。なお、2ポートメモリ 308の中に書き込まれた受信データは、適宜CPU(図示せず)により読み出される。

【0037】次に、本システムの動作について説明する。

【0038】任意の端末 111～114において送信要求が発生すると、その端末 111～114は、中継装置 101から送られてくる信号の状態を監視し、中継装置 101からパケットが送られてこない場合に直ちにパケットの送信を行う。即ち、各端末 111～114は、パケットを送信する際、制御／状態表示レジスタ 309内の受信表示レジスタを監視し、これがセットされていない場合にリード制御部 306にデータの読み出しを指示する。これに対して中継装置 101からパケットが送られている場合、即ち受信表示レジスタがセットされている場合には、リード制御部 306によるデータの読み出しを一時保留し、パケットの受信が終了して更に一定時間にわたって信号出力がなくなるのを待ってから、リード制御部 306によるデータ読み出しを行ってパケットを送信する。

【0039】いま2つの端末 112,113から順にパケットが送信された場合、まず端末 112からのパケットが中継装置 101の入力ポート 2に到着し、光電変換部 202により電気信号とされたのち、遅延回路 212により保持される。これと同時に、パケットの到着がパケット検出回路 222により検出され、パケット検出回路 222から検出信号12が送出される。この検出信号12は選択回路 231に入力され、選択回路 231は遅延回路 212からの信号を出力とするよう切り替えられる。これにより、遅延回路 212から出力されたパケットは、選択回路 231を通過して電光変換部 205～208に送られ、そこで光信号に変換されて全ての端末 111～114に伝送される。このように端末 112からのパケットを中継している間に、端末 113からのパケットが到着すると、このパケットは、入力ポート 3から光電変換部 203に入力され、遅延回路 213で保持されると共にパケット検出回路 223により検出される。しかし選択回路 231では、既に端末 112からのパケットが中継されており、新たにパケットを中継するための切替は行われない。そのため、端末 113からのパケットは、遅延回路 213で保持されたのち出力されるものの、選択回路 231を通過することができず、その選択回路 231内部において廃棄される。

【0040】一方、送信を行った端末 112,113では、中継装置 101から送られてきたパケットの送信元アドレスを自局アドレスと比較し、一致した場合は送信が成功したと判断し、一致しない場合はパケットが中継装置 101内部で廃棄されたと判断して適切な再送処理に入る。この例では、端末 112において受信パケットの送信元アドレスが自局アドレスと一致し、送信が成功したと判断される。また、端末 113においては、送信が失敗したと判

断され、パケットが再送される。

【0041】以上のように、任意の端末 111～114からのパケットを中継している間に、その中継装置 101に他の端末 111～114からパケットが到着した場合、後から到着したパケットを中継することなく廃棄し、既に中継中のパケットは廃棄することなく中継することにより、再送パケットを低減でき、伝送の負荷が増加してもデータ伝送遅延時間が急激に増加しないシステムを実現することができる。

【0042】図4には、上述したシステムの変形例が示されている。このシステムは、上位の中継装置 401と、複数の端末 411～419が直接接続された下位の中継装置 402,403,404と、双方向リンク 421を持ち、下位と上位の中継装置 401, 402～404を介して端末間のデータ交換を行うものである。

【0043】下位の中継装置 402,403,404は、図6に示すように、光電変換部 601,602,603,604、遅延回路 611,612,613,614、パケット検出回路 621,622,623,624、選択回路 631、そして電光変換部 605,606,607,608から構成される。この中で光電変換部 601、遅延回路 611、パケット検出回路 621および電光変換部 605は、上位の中継装置 401との間でパケットの伝送を行うための回路であり、残りは端末との間でパケット伝送を行うための回路である。また、上位の中継装置 401は、下位の中継装置 402～404から、前記光電変換部 601、遅延回路 611、パケット検出回路 621および電光変換部 605(上位の中継装置との間で伝送を行う回路)を取り除いた構成である。さらに端末は、前記の実施例と同様の構成である。

【0044】端末 411～419から送信されたパケットは、下位の中継装置 402～404の光電変換部 602～604に到着し、電気信号に変換されて遅延回路 612～614とパケット検出回路 622～624に入力される。パケット検出回路 622～624は、パケットが到着したことを検出して、選択回路 631に検出信号12～14を出力する。選択回路 631は、検出信号12～14が入力されると、これに対応する遅延回路 612～614の出力を電光変換部 605への出力とする。これにより、端末 411～419から到着したパケットは、下位の中継装置 402～404の遅延回路 612～614によって保持され、選択回路 631の切り替わりが終了すると、遅延回路 612～614から出力されて選択回路 631を通り、電光変換部 605を経由して上位の中継装置 401に伝送される。

【0045】下位の中継装置 402～404から上位の中継装置 401の電光変換部にパケットが到着すると、電光変換部により電気信号に変換されたパケットは、遅延回路とパケット検出回路に入力される。そして、上述と同様に、遅延回路によって保持されたのち選択回路を通り、電光変換部を経由して下位の全ての中継装置 402～404に伝送される。

【0046】こうして上位の中継装置 401から全ての下位の中継装置 402～404 にパケットが戻されると、そのパケットは、各下位の中継装置 402～404 の電光変換部 601により電気信号に変換され、遅延回路 611で保持されたのち選択回路 631を通り、さらに電光変換部 606～608 を経由して全ての端末 411～419 に伝送される。ここで、下位の中継装置 402～404 が端末 411～419 からのパケットを上位の中継装置 401に送信している間に、他の端末 411～419 からパケットが到着した場合、中継装置 402～404 の選択回路 631は既にパケットを中継している状態にあり、新たな切替を行わない。そのため、後から到着したパケットはその選択回路 631内部において廃棄される。また、上位の中継装置 401が任意の下位の中継装置 402～404 からのパケットを全ての下位の中継装置 402～404 に送信している間に、他の下位の中継装置 402～404 からパケットが到着した場合も、後から到着したパケットは上位の中継装置 401にて廃棄される。また、下位の中継装置 402～404 が上位の中継装置 401からのパケットを端末 411～419 に送信している間に、端末 411～419 からパケットが到着した場合、端末 411～419 からのパケットは選択回路 631において廃棄される。

【0047】図5は、本システムにおけるパケットの流れの一例を示したものである。この例では、端末 411, 412, 415, 417, 419からパケットがほぼ同時刻に出力されている。この場合、端末 411からのパケットが端末 412からのパケットよりも早く下位の中継装置 402に到着すると、端末 411からのパケットが上位の中継装置 401に伝送される。この際、端末 412からのパケットは中継装置 402内部において廃棄される。また、下位の中継装置 403には端末 415からのパケットのみが到着するために、そのパケットはそのまま上位の中継装置 401に伝送される。また、端末 417からのパケットが端末 419からのパケットよりも早く下位の中継装置 404に到着すると、端末 417からのパケットが上位の中継装置 401に伝送され、端末 419からのパケットは中継装置 404内部で廃棄される。こうして上位の中継装置 401には、下位の中継装置 402, 403, 404からパケットが送信されてくる。このとき中継装置 402からのパケット（端末 411からのパケット）が最も早く到着したとすると、この中継装置 402からのパケットが下位の中継装置 402, 403, 404全てに中継され、他の中継装置 403, 404からのパケット（端末 415, 417からのパケット）は上位の中継装置 401内部で廃棄される。その後、下位の中継装置 402, 403, 404は、上位の中継装置 401から送られてきたパケットを全ての端末 411～419 に中継する。

【0048】以上のように、上位および下位の中継装置 401, 402～404 を備えたシステムにおいても、これら上位の中継装置 401と下位の中継装置 402～404 とでその動作を変えるだけで、先着のパケットのみを廃棄するこ

となく中継でき、高負荷時の伝送遅延時間の増加を防ぐことができる。しかも、上位および下位の中継装置 401, 402～404 を枝別れ状の階層構造に接続することにより、接続可能な端末の数を容易に増やすことができる。なお、本システムでは、上位の中継装置 401と下位の中継装置 402～404 との2層構造としたが、それ以上の階層構造としてもよい。この場合、最上位とそれ以外の中継装置とで、上述したように動作を変えればよい。

【0049】さて、以上のシステムにおいては、中継装置に複数のパケットが同時に到着した場合、どのパケットを中継するか問題がある。そこで以下には、このような場合においても、所定のパケットを廃棄することなく中継できるシステムについて説明する。

【0050】図7には、図1のシステムに適用される中継装置の内部構成例を示す。この中継装置 700は、予め入力ポートに優先度をつけておき、複数の入力ポートに同時に端末からパケットが到着した場合に、入力ポートの優先度を比較し最も優先度の高い入力ポートからのパケットのみを中継するものである。

【0051】端末から送信されたパケットは、それぞれ入力ポート 1～4 に到着し、光電変換部 701～704 により電気信号に変換されて、遅延回路 711～714 とパケット検出回路 721～724 に入力される。パケット検出回路 721～724 は、パケットが到着したことを検出して検出信号 11～14を制御回路 731に出力する。制御回路 731は、検出信号 11～14が入力されると、どの入力ポート 1～4 からのパケットを中継するかの判断をし、切替器 741の入力先をその入力ポート 1～4 側（遅延回路 711～714 側）に切替える。ここで制御回路 731による切替器 741の切替判断は、次のように行う。（1）パケット検出回路 721～724 のうちいずれかがパケットを検出すると、そのパケット検出回路 721～724 に対応する遅延回路 711～714の出力を通すように切替える。（2）複数のパケット検出回路 721～724 が同時にパケットを検出したときは、予め各パケット検出回路 721～724 ごとに付された優先度を比較し、優先度の最も高いパケット検出回路 721～724 に対応する遅延回路 711～714 の出力を通すように切替える。（3）切替器 741を切替えるパケットを1つ中継すると、パケット中継が優先される入力ポート 1～4 が偏らないように、各パケット検出回路 721～724 の優先度を変更する。ここでは、パケットを1つ中継することに、図8に示すように優先度パターンを A→B→C→D→A→……のように変更する。なお、図の 705は、切替器 741を通過したパケットを全ての出力ポートに中継するための電光変換部である。

【0052】次に、本中継装置 700を用いたシステム動作について説明する。

【0053】任意の端末において送信要求が発生すると、その端末は、前記実施例（図1）と同様に、中継装置 700から送られてくる信号の状態を監視し、中継装置

700からパケットが送られてこない場合に直ちにパケットの送信を行う。これに対して中継装置 700からパケットが送られている場合には、パケットの送信を一時保留し、パケットの受信が終了して更に一定時間にわたってパケット受信がなくなるのを待ってパケットを送信する。

【0054】いま図9に示すように中継装置 700の入力ポート1, 2, 4に同時に端末からパケットが到着した場合、これらパケットはパケット検出回路 721, 722, 724により検出され、これらパケット検出回路 721, 722, 724から制御回路 731に検出信号11, 12, 14が送出される。このとき各パケット検出回路 721~724の優先順位が図8に示すパターンBであると、制御回路 731は、パケット検出回路 721, 722, 724の中で最も優先度の高い（「1」である）パケット検出回路 722を選択し、これに対応する入力ポート2側に切替器 741を切替える。これにより、入力ポート2に到着したパケットのみが、遅延回路 712で保持されたのち切替器 741を通り、電光変換部 705を経て全ての端末に伝送される。その後、制御回路 731では、各パケット検出回路 721~724の優先順位が図8に示すパターンCに変更され、パケット検出回路 723の優先順位が最も高く設定される。

【0055】送信を行った端末では、中継装置 700から送られてきたパケットの送信元アドレスを自局アドレスと比較し、一致した場合は送信が成功したと判断し、一致しない場合はパケットが中継装置 700内部で廃棄されたと判断して適切な再送処理に入る。

【0056】以上のように、予め入力ポート1~4即ち各パケット検出回路 721~724に優先度をつけておき、複数の入力ポート1~4に同時にパケットが到着すると、その優先度を比較し、最も優先度の高い入力ポート1~4からのパケットのみを中継することにより、複数の端末から同時にパケットが到着しても、優先度の高い一つのパケットのみは廃棄することなく中継することができる。しかも、各パケット検出回路 721~724の優先度を、パケットが1つ中継されることに変更することにより、パケットの中継が優先される入力ポート1~4が偏らず、各端末にパケットの送信を均等に行わせることができる。なお、本中継装置 700では、パケット検出回路 721~724の優先度パターンを、パケットを1つ中継することに変更したが、複数回パケットを中継することに変更してもよい。

【0057】図10には、前記中継装置における制御回路の変形例を示す。これは、複数の入力ポートに端末からパケットが到着した場合に、優先度の最も高い入力ポートからのパケットのみを中継し、その後は、前回中継した入力ポートに到着したパケットを優先的に中継するようにしたものである。

【0058】図において、1001~1004は優先度信号発生回路で、それぞれパケット検出回路721~724（図7）

からの検出信号11~14を受け、各入力ポート1~4に対応する優先度信号を発生させる。各優先度信号発生回路1001~1004から出力された信号は、最大の優先度に対応する信号を発生させるために演算器1011に入力される。演算器1011からの最大の優先度信号は、比較回路1021~1024の一方の入力端子に送られる。比較回路1021~1024の他方の入力端子には、それぞれ優先度信号発生回路1001~1004の出力が入力される。比較回路1021~1024は、各優先度信号発生回路1001~1004の出力と演算回路1010の出力との比較を行い、この比較結果をエンコーダ1031に出力する。エンコーダ1031は、各比較回路1021~1024による比較結果から、最大の優先度信号を発生した優先度信号発生回路1001~1004を判定し、その判定結果を元にして切替器 741（図7）に制御信号を出力する。

【0059】前記演算器1011から出力された最大の優先度信号は、また、優先度信号発生回路1001~1004に入力され、パケットを中継した後に各ポート1~4の優先度を変更する。すなわち、各優先度信号発生回路1001~1004では、優先度信号発生回路1001を例として示すように、演算回路1041が前記演算器1011の出力に接続されている。演算回路1041は、それによる演算結果を登録器1042に登録し、予め登録されている優先度を変更する。登録器1042の出力はゲート回路1043に接続され、このゲート回路1043の制御入力にはパケット検出回路 721からの出力が接続されている。こうしてパケット検出回路 721から検出信号11が入力されたとき優先度信号が送出されるようになっている。なお、登録器1042からの優先度信号は、また演算回路1041に入力され、現在の優先度を演算回路1041に通知する。

【0060】つぎに、本制御回路1000の動作について例を挙げて説明する。

【0061】(1) 入力ポート1のみにパケットが入力された場合

入力ポート1にパケットが到着すると、制御回路1000にはパケット検出回路721からの検出信号11が入力される。制御回路1000においては、優先度信号発生回路1001のゲート回路1043が検出信号11を受け、登録器1042に登録されている優先度信号を演算器1011に出力する。

【0062】いま仮に、各優先度信号発生回路1001~1004の登録器1042に、予め入力ポート番号に対応した優先度が以下のように設定されているものとする。

【0063】

入力ポート1 1 (最低優先度)

入力ポート2 2

入力ポート3 3

入力ポート4 4 (最高優先度)

この場合、優先度信号発生回路1001~1004から以下のように信号が発生される。

【0064】

優先度信号発生回路1001(入力ポート1に対応) 1 (最低優先度)
 優先度信号発生回路1002(入力ポート2に対応) 0 (未送信)
 優先度信号発生回路1003(入力ポート3に対応) 0 (未送信)
 優先度信号発生回路1004(入力ポート4に対応) 0 (未送信)

優先度信号発生回路1001～1004から出力された信号は演算器1011に送られ、そこで最大の優先度に対応する信号が発生される。すなわち、各優先度信号発生回路1001～1004の出力中で最大の値「1」が、比較回路1021～1024と演算回路1041とに出力される。なお、上述のように優先度信号発生回路1001～1004が、検出信号11～14を受けなかったとき優先度信号として「0」を発生し、優先度が高くなるにつれ優先度信号が高くなるように設定すると、演算器1011は単純な論理回路を用いて構成できる。

【0065】比較回路1021～1024では、前記の演算器1011からの出力を優先度信号発生回路1001～1004からの優先度信号と比較する。ここでは、優先度信号発生回路1001からの信号が「1」であるため、比較回路1021～1024のうち、比較回路1021のみが比較入力の一一致した信号をデコーダ1031に出力する。デコーダ1031では、これら比較回路1021～1024の出力パターンに基づき入力ポート1からのパケットを選択させる制御信号を切替器741に出力する。これを受けて図7の切替器741は、その入力先が入力ポート1側即ち遅延回路711側に切り替えられ、入力ポート1に到着したパケットを遅延回路711、切替器741および電光変換部705を介して各出力ポートに出力する。

【0066】一方、この中継の間に各優先度信号発生回路1001～1004の演算回路1041には演算器1011からの出力*

優先度信号発生回路1001(入力ポート1に対応) 1
 優先度信号発生回路1002(入力ポート2に対応) 2
 優先度信号発生回路1003(入力ポート3に対応) 0 (未送信)
 優先度信号発生回路1004(入力ポート4に対応) 0 (未送信)

これにより演算器1011からは、優先度信号発生回路1001～1004の出力の中で最大の値「2」が、各比較回路1021～1024に出力される。一方、比較回路1021～1024には、優先度信号発生回路1001～1004の出力も入力されているため、比較回路1021～1024の出力は以下の通りになる。

【0069】

比較回路1021 0 (不一致)

40

比較回路1022 1 (一致)

比較回路1023 0 (不一致)

比較回路1024 0 (不一致)

これら比較回路1021～1024の出力はエンコーダ1031に出力され、このエンコーダ1031からは、遅延回路712の出力を選択するように切替器741に制御信号が送られる。このようにして、入力ポート1、2に到着したパケットのうち、入力ポート番号の大きい入力ポート2に到着したパケットのみが、切替器741を介して各出力ポートに中継される。

*が入力される。これにより演算回路1041においては、演算器1011の出力を P_1 、入力ポート数を N (ここでは $N = 4$)、現在の優先度を P としたとき、

$$(N - P_1 - 1 + P) \bmod N + 1$$
 の演算が行われ、その演算結果が登録器1042に登録され、入力ポート1～4に対応する優先度信号が変更される。なお、上記式における $a \bmod b$ は、 a を b で割った余りを示す。この例での変更後の優先度信号を示すと以下のようにになり、入力ポート1の優先度が最高の優先度に設定される。

【0067】

入力ポート1 $(4-1-1+1) \bmod 4 + 1 = 4$ (最高優先度)

入力ポート2 $(4-1-1+2) \bmod 4 + 1 = 1$

入力ポート3 $(4-1-1+3) \bmod 4 + 1 = 2$

20 入力ポート4 $(4-1-1+4) \bmod 4 + 1 = 3$

(2) 入力ポート1および2にパケットが同時に入力された場合

入力ポート1および2にパケットが同時に到着すると、制御回路1000にはパケット検出回路721と722から検出信号11, 12 が同時に入力される。この場合、予め、各入力ポート1～4に上述と同様に優先度が設定されていると、優先度信号発生回路1001～1004からは以下の信号が発生される。

【0068】

入力ポート1(入力ポート1に対応) 1

入力ポート2(入力ポート2に対応) 2

入力ポート3(入力ポート3に対応) 0 (未送信)

入力ポート4(入力ポート4に対応) 0 (未送信)

【0070】この場合も、演算器1011の出力は、比較回路1021～1024以外に、優先度信号発生回路1001～1004にも入力され、各優先度信号発生回路1001～1004において優先度の変更が行われ、以下のように入力ポート2の優先度が最高の優先度に設定される。

【0071】

入力ポート1 $(4-2-1+1) \bmod 4 + 1 = 3$

入力ポート2 $(4-2-1+2) \bmod 4 + 1 = 4$ (最高優先度)

入力ポート3 $(4-2-1+3) \bmod 4 + 1 = 1$

入力ポート4 $(4-2-1+4) \bmod 4 + 1 = 2$

このように予め入力ポート1～4に一对一で優先度を定めておき、複数の入力ポート1～4に同時にパケットが到着すると、一番優先度の高い入力ポート1～4からのパケットを中継すると共に、その中継されたパケットが到着した入力ポート1～4の優先度を一番高い優先度に変更することにより、再度、端末から複数のパケットが

17

到着した場合には、前回中継した入力ポート1～4からのパケットを優先的に中継することができる。単に入力ポートの優先度に基づいて中継するだけでは、端末から一度に送信できるデータ長が制限され、ファイル転送時等においてはデータ送信が断続的となり、通信の回復処理が必要となってしまう。これに対して、上述のように前回中継した入力ポート1～4からのパケットを優先的に中継できれば、端末から一度に送信できるデータ長の制限がなくなり、所定の端末からのパケットを連続的に中継できる。従って、ファイル転送の最中でも、パケットの廃棄による通信の中断を避けることができ、通信の回復に起因した端末の負担を軽減することができる。

【0072】図11には、前記制御回路の他の変形例を示す。これは、複数の入力ポートに端末からパケットが同時に到着した場合、パケットの受信頻度の高い端末からのパケットのみを優先的に中継するようにしたものである。

【0073】パケット検出回路721～724からの検出信号11～14は、それぞれ送信回数計数回路1101～1104に入力される。各送信回数計数回路1101～1104には、タイマ回路1105の出力も入力されており、各端末の送信回数を一定時間にわたってカウント検出する。送信回数計数回路1101～1104によってカウントされた送信回数は、最大の送信回数を得ることを目的として演算器1111に入力される。演算器1111からの最大の送信回数は、比較回路1121～1124の一方の入力端子に送られる。比較回路1121～1124の他方の入力端子には、それぞれ送信回数計数回路1101～1104の出力が接続されている。比較回路1121～1124は、各送信回数計数回路1101～1104の出力と演算器1111の出力との比較を行い、この比較結果をエンコーダ1131に出力する。エンコーダ1131は、各比較回路1121～1124による比較結果より、最大の送信回数を発生した送信回数計数回路1101～1104を判定し、その判定結果を元にして切替器741(図7)に制御信号を出力する。

【0074】前記の各送信回数計数回路1101～1104では、送信回数計数回路1101を例として示すように、パケット検出回路721の出力が遅延回路1141を介してカウンタ1142のクロック入力に接続されている。カウンタ1142のリセット入力には、タイマ回路1105が接続されており、これにより一定時間内の端末の送信回数を計数する。一方、カウンタ1142の出力はゲート回路1143に接続されている。そして、このゲート回路1143の制御入力にはパケット検出回路721の出力が接続されており、パケット検出回路721から検出信号11が入力されたときにカウンタ1142の内容が出力される。

【0075】つぎに、本制御回路1100の動作について例を挙げて説明する。

【0076】(1) 入力ポート1のみにパケットが入力された場合

入力ポート1にパケットが到着すると、制御回路1100に

18

はパケット検出回路721からの検出信号11が入力される。制御回路1100においては、送信回数計数回路1101のゲート回路1143が検出信号11を受け、カウンタ1142の内容を演算器1111に出力する。この検出信号11は、また遅延回路1141を介してカウンタ1142のクロック入力に入力され、カウンタ1142の内容に「1」を加算する。

【0077】いま仮に、カウンタ1142の内容が「12」である場合、送信回数計数回路1101の出力は「12」となり、他の送信回数計数回路1102, 1103, 1104の出力は、検出信号12, 13, 14が入力されないとから「0」となる。

【0078】

送信回数計数回路1101………12

送信回数計数回路1102………0(未送信)

送信回数計数回路1103………0(未送信)

送信回数計数回路1104………0(未送信)

こうして送信回数計数回路1101～1104から出力された送信回数は演算器1111に送られ、そこで最大の送信回数が得られる。すなわち演算器1111からは、送信回数計数回路1101～1104の出力の中で最大の値である「12」が、比較回路1121～1124に输出される。比較回路1121～1124では、それぞれ演算器1111の出力が送信回数計数回路1101～1104の出力と比較され、以下の通りの信号がエンコーダ1131に出力される。

【0079】

比較回路1121………1(一致)

比較回路1122………0(不一致)

比較回路1123………0(不一致)

比較回路1124………0(不一致)

30 エンコーダ1131では、この比較回路1121～1124からの出力パターンに基づき入力ポート1からのパケットを選択するように制御信号を切替器741に出力する。これを受けて切替器741(図7)は、その入力先を入力ポート1側即ち遅延回路711側に切り替え、入力ポート1に到着したパケットを遅延回路711、切替器741、電光変換部705を介して各出力ポートに出力する。

【0080】(2) 入力ポート1および2にパケットが同時に入力された場合

40 入力ポート1および2にパケットが同時に到着すると、制御回路1100にはパケット検出回路721と722から検出信号11, 12が同時に入力される。いま既に、入力ポート1, 2にそれぞれ12回、13回パケットが入力されたとすると、各送信回数計数回路1101～1104からは以下の信号が出力される。

【0081】

送信回数計数回路1101………12

送信回数計数回路1102………13

送信回数計数回路1103………0(未送信)

送信回数計数回路1104………0(未送信)

これにより演算器1111からは、最大の送信回数である

50

19

「13」が各比較回路1121～1124に output され、これら比較回路1121～1124の出力は以下の通りになる。

【0082】

比較回路1121……0 (不一致)

比較回路1122……1 (一致)

比較回路1123……0 (不一致)

比較回路1124……0 (不一致)

この比較回路1121～1124の出力はエンコーダ1131に出力され、このエンコーダ1131からは、パケットの受信頻度の高い入力ポート2を選択するように制御信号が切替器741に出力される。このようにして、入力ポート1、2に到着したパケットのうち、受信頻度の高い入力ポート2に到着したパケットのみが、切替器741を介して各出力ポートに中継される。

【0083】以上のように、複数の入力ポート1～4に端末からパケットが同時に到着した場合、これら入力ポート1～4のうち、受信頻度の最も高い入力ポートに到着したパケットのみを中継することにより、送信頻度の高い端末からのパケットを優先的に中継することができる。通常伝送負荷が増加すると、送信頻度の高い端末の場合、再送処理が多くなり、その端末の処理速度は極端に低下してしまう。これに対して、上述したように送信頻度の高い端末からのパケットを優先的に中継できれば、送信頻度の高い端末の再送処理による処理速度の低下を防ぐことができる。

【0084】図12には、前記制御回路のさらに他の変形例を示す。これは、一定の時間以内に複数の入力ポートに端末からパケットが到着した場合、優先度の最も高い入力ポートからのパケットのみを中継するようにしたものである。

【0085】パケット検出回路721～724からの検出信号11～14はそれぞれマスク回路1201～1204に入力される。マスク回路1201～1204は、マスク制御回路1231からのマスク信号により検出信号11～14を適宜マスクする。マスク回路1201～1204を無事通過した検出信号11～14は、選択回路1211を介して制御信号生成回路1221に入力される。選択回路1211は、3つのNOT回路とAND回路からなり、一番最初の検出信号11～14は通すが、その後は優先度の高い（入力ポート番号が小さい）検出信号11～14だけを通過させる。制御信号生成回路1221は、最初の検出信号11～14が入力されてから一定時間（△T）だけ待ち、その時間経過後、ちょうど入力されている検出信号11～14に応じた制御信号を切替器741に出力する。この制御信号はマスク制御回路1231にも入力される。マスク制御回路1231は、この制御信号を元にして適宜マスク回路1201～1204にマスク信号を出力し、制御信号生成回路1221に入力されている検出信号11～14以外の検出信号11～14をマスクする。

【0086】次に、本制御回路1200の動作について説明する。ここでは、中継装置の入力ポート1、2、3にそ

20

れぞれ図13に示すタイミングでパケット1301、1302、1303が到着した場合について説明する。

【0087】まずパケット1303が入力ポート3に到着すると、制御回路1200にはパケット検出回路723から検出信号13が入力される。この場合、この検出信号13はマスク回路1203、選択回路1211を経て制御信号生成回路1221に入力される。これを受けて制御信号生成回路1221は、検出信号13が入力されてから△T時間だけ、制御信号の出力を待つ。

【0088】この△T時間内にパケット1302が入力ポート2に到着すると、制御回路1200にはパケット検出回路722から検出信号12が入力される。この検出信号12は、マスク回路1202を経て選択回路1211に入力される。ここで選択回路1211は、検出信号13（入力ポート3）よりも検出信号12（入力ポート2）の方が優先度が高くなるように構成されているので、検出信号12はそのまま選択回路1211を経て制御信号生成回路1221に入力されるが、検出信号13は選択回路1211で遮断される。こうして、制御信号生成回路1221に最初の検出信号13が入力されてから△T時間経過後に、その生成回路1221に検出信号12が入力されていると、制御信号生成回路1221は、制御信号を切替器741に出力して、入力ポート2にパケットが到着したことを通知する。これにより切替器741（図7）は、その入力先が入力ポート2側に切替えられ、入力ポート2に到着したパケットのみが遅延回路712、切替器741、電光変換部705を経て全出力ポートに中継される。

【0089】この中継の間、制御信号生成回路1221からの制御信号は、マスク制御回路1231に入力され、これを受けてマスク制御回路1231は、マスク回路1201、1203、1204にマスク信号を出力して、検出信号12以外の検出信号11、13、14をマスクする。このため、その後にパケット1301が入力ポート1に到着しパケット検出回路721から検出信号11が入力されても、この検出信号11は、マスク回路1201によってマスクされ、制御信号生成回路1221には入力されない。

【0090】以上のように、複数の入力ポート1～4にある一定の時間（△T）以内に端末からパケットが到着した場合、優先度の最も高い入力ポート1～4に到着したパケットのみを中継することにより、同時に到着した場合以外にも、優先度の高い入力ポート即ち端末からのパケットを中継でき、所望の優先中継制御を実現することができる。

【0091】図14には、前記システムにおける他の中継装置の内部構成例を示す。この中継装置1400は、入力ポートを順番に監視しておき、ちょうど監視した入力ポートに端末からフレーム（パケット）が到着した場合にそのパケットを中継して、複数の入力ポートに端末から同時にパケットが到着した場合でも、有効な一つの入力ポートに到着したパケットのみを中継するものである。

50

21

【0092】端末から送信されたフレーム(図15)は、それぞれ入力ポート1~4に到着し、光電変換部1401~1404を経て遅延回路1411~1414とフレーム検出器1421~1424に投入される。フレーム検出器1421~1424は、前記フレーム中のブリアンブル信号が投入されている間、このブリアンブル信号の到着通知信号を制御回路1431に送り続ける。また、ブリアンブル信号以外の信号が投入されている間は、データ信号の到着通知信号を制御回路1431に送り続ける。制御回路1431は、通常、フレーム検出器1421~1424からの信号を1421→1422→1423→1424→1421→……の順番で読み取り、入力ポート1~4に信号が到着しているかどうかを監視している。ここで制御回路1431が一つの入力ポート1~4を監視する時間は極めて短時間である。また、フレーム検出器1421~1424の一つからの信号を監視した際、ブリアンブル信号の到着通知信号が監視されると、制御回路1431は、そのフレーム検出器1421~1424からの通知信号を続けて監視する。そして、引き続きデータ信号の到着通知信号が到着すると、監視を行ったフレーム検出器1421~1424に応答する遅延回路1211~1214側に切替器1441を切替え、信号を到着した入力ポート1~4と出力ポートとを接続する。こうして中継装置1400に到着した送信フレームは、遅延回路1411~1414で保持されたのち、切替器1441を通り、電光変換部1451を経て全出力ポートに中継される。ここで遅延回路1411~1414は、各端末においてブリアンブル信号を認識するのに必要な最小限の時間($=t$)だけ信号が遅延して、切替器1441に投入する。

【0093】次に、本中継装置1400を用いたシステム動作について説明する。

【0094】端末において送信要求が発生すると、その端末は、中継装置1400から信号が送られてくる信号の状態を監視し、中継装置1400から信号が送られてこない場合に、図15に示すフレーム1501を送信する。これに対して中継装置1400から信号が送られている場合には、信号の受信が終了してから一定時間以上にわたって信号出力がなくなるのを待ってフレーム送信する。このフレーム1501は、図示するようにブリアンブル部1511とパケット部1521で構成されている。ブリアンブル部1511は、信号としては意味のないビット列であり、中継装置1400内部のフレーム検出器1421~1424及び端末自身がブリアンブル信号であると検出できればよい。また、ブリアンブル部1511の長さは、入力ポート1~4に全く信号が到着していない場合に制御回路1431が全入力ポート1~4の監視を一巡するのに必要な時間Tと、各端末がブリアンブル部1511を認識するのに必要な時間tとの合計時間($T+t$)だけ伝送路を流れる長さ以上とされている。送信フレーム1501のブリアンブル部1511の長さを監視一周期T以上とすることにより、制御回路1431ではブリアンブル信号の到着を必ず認識できる。

【0095】いま中継装置1400の入力ポート1, 2に同

10

20

30

40

50

時に端末からフレーム1501,1501が到着した場合、これらフレーム1501,1501のブリアンブル部1511,1511がフレーム検出器1421,1422により検出され、フレーム検出器1421,1422から制御回路1431にブリアンブル信号の到着通知信号が送出される。このとき制御回路1431では、フレーム検出器1421~1424からの信号を順番に監視しているため、いずれか一方のフレーム検出器1421,1422からの通知信号が監視される。フレーム検出器1421,1422から通知信号が到着したとき、ちょうど制御回路1431がフレーム検出器1421を監視していたとすると、制御回路1431はその検出器1421からの信号を続けて監視する。その後、パケット部1521がフレーム検出器1421により検出され、その到着通知信号が投入されると、切替器1441の投入先を入力ポート1側に切替える。これにより入力ポート1が有効となり、この入力ポート1に到着した送信フレーム1501のみが、遅延回路1411、切替器1441、電光変換部1451を経由して全ての端末に伝送される。この中継の間、制御回路1431はさらにフレーム検出器1421からのパケット部1521の到着通知信号を監視しており、その通知信号が終了すると、次のフレーム検出器1422からの信号の監視に切替えられる。このとき、制御回路1431にフレーム検出器1422からパケット部1521の到着通知信号が投入されても、制御回路1431は切替器1441への切替の要求は行わない。

【0096】送信を行った端末では、中継装置1400から送られてきたフレームの送信元アドレスを自局アドレスと比較し、一致した場合は送信が成功したと判断し、一致しない場合はフレームが中継装置1400内部で廃棄されたと判断して適切な再送処理に入る。

【0097】以上のように、制御回路1431でフレーム検出器1421~1424がブリアンブル信号を検出しているかどうかを順番に監視し、ちょうど監視したフレーム検出器1421~1424でブリアンブル信号が検出されれば、これに応じて切替器1441を切替えることにより、複数の入力ポート1~4に同時にフレームが到着した場合でも、いずれか一つの入力ポートだけが有効となり、そのポートからのフレームのみは廃棄することなく中継することができ、もって高負荷時の伝送遅延時間の増加を防止できる。

【0098】図16は、前記中継装置の変形例を示したものである。これは、制御回路によるフレーム検出器即ち入力ポートの監視回数を互いに変えることにより、端末からのデータ中継に優先度を付けるようにしたものである。

【0099】この例では、中継装置1600の3個の入力ポート1~3のうち、入力ポート1の監視回数が他の2つの入力ポート2, 3の監視回数に比べて高く定められている。すなわち、制御回路1631の入力がフレーム検出器1621~1623よりも1つ余分(4個)に設けられている。そして、このうち3つの入力にはそれぞれ信号線1661~

1663を介してフレーム検出器1621～1623の出力が接続され、残りの入力には、信号線1661から分岐された信号線1664が接続されている。制御回路1631は、上記実施例と同様に、フレーム検出器1621～1623からの通知信号を1621→1622→1621→1623→1621→……の順番で読み取り、入力ポート1～3への信号到着を監視している。このため、入力ポート1～3に到着した信号が制御回路1631によって監視される確率は、入力ポート1が1/2、入力ポート2、3がそれぞれ1/4となり、入力ポート1の優先度が最も高くなっている。

【0100】このように制御回路1631により各入力ポート1～3を監視する回数を入力ポート1～3間で変えることにより、複数の入力ポート1～4に同時に端末から送信フレームが到着した場合には、監視回数の大きい入力ポート1～3からのフレームを高い確率で中継することができ、各端末からのデータの中継に優先度をつけることができる。なお本制御回路1300では、入力ポート1の監視回数を他のポート2、3よりも高くしたが、入力ポート1の監視回数が高いことに特に意味はなく、ポート2または3の監視回数を高くしてもよい。また、入力ポート1～3の送信回数を互いに異ならせててもよい。

【0101】図17には、中継装置のさらに他の内部構成例を示す。この中継装置1700は、入力ポートを順番に監視しておき、ちょうど監視を行った入力ポートに端末から送信要求フレームが到着した場合にその送信要求フレームを中継して、複数の端末にて送信要求があった場合でも、中継された送信要求フレームを送信した端末のみにパケットを送信させるようにしたものである。

【0102】端末から送信された送信要求フレーム(図18)は、それぞれ入力ポート1～4に到着し、光電変換部1701～1704により電気信号に変換されたのち、切替器1711に入力される。切替器1711は、その入力先が図19に示すように制御回路1731により一定時間ごとに切り替えられ、最初に入力ポート1～4に到着した送信要求フレームを後続の送信要求フレーム検出回路1721に出力する。送信要求フレーム検出回路1721は、送信要求フレームが入力されると、このフレーム到着を制御回路1731に通知する。制御回路1731は、この送信要求フレーム検出回路1721からの通知信号が入力されると、切替器1711の切替えを中断してそのままの状態に保持させる。また、送信要求フレーム検出回路1721は、パケットの通過を検出して、中継の終了を制御回路1731に通知する。これを受けて制御回路1731は、切替器1711の切替えを再開して、次の入力ポート1～4に端末から送信要求フレームが到着しているかどうかを監視する。一定時間経過しても、送信要求フレームの到着が検出されない場合は、切替器1711を切替えて更に次の入力ポート1～4に送信要求フレームが到着しているかどうかを監視する。なお、図の1741は切替器1741を通過した送信要求フレーム並びにパケットを光信号に変換して全ての出力ポートに

中継する電光変換部である。

【0103】一方、各端末は、図示しないが、パケットの送信に先立って図18に示す送信要求フレーム1801(自局アドレスを含む)を送信し、その送信要求フレーム1801が返ってくるのを待つ。そして、中継装置1700から送信要求フレームが返ってくると、そのフレームが自局の送信したものであるかどうかを判定し、自局のものであると確認されるとパケットの送信を行う。

【0104】次に、本中継装置1700を用いたシステム動作について説明する。

【0105】端末において送信要求が発生すると、その端末は、中継装置1700から送られてくる信号の状態を監視し、中継装置1700からパケットが送られてこない場合に図18に示す送信要求フレーム1801を送信し、中継装置1700からパケットが送られている場合には、受信終了から一定時間以上にわたってパケットがなくなるのを待って送信要求フレーム1801を送信する。

【0106】いま図20に示すように、切替器1711の入力先が入力ポート2側に切替わっている間に、入力ポート2、3に同時に送信要求フレーム2001、2002が到着したとする。この場合、入力ポート2に到着した送信要求フレーム2001が、切替器1711を通過して送信要求フレーム検出回路1721に入力される。これを受けて送信要求フレーム検出回路1721は通知信号を制御回路1731に出力し、制御回路1731によって切替器1711を入力ポート2側に保持させる。これにより、入力ポート2に到着した送信要求フレーム2001が、切替器1711および送信要求フレーム検出回路1721を通過して電光変換部1741に送られ、そこで光信号に変換されて全ての端末に伝送される。

【0107】送信要求フレーム2001、2002を送信した端末では、中継装置1700から返ってきた送信要求フレームのアドレスを自局アドレスと比較し、一致した場合は送信が許可されたと判断してパケットを送信する。また、一致しない場合は送信が未だ許可されないと判断してパケットの送信を延期する。ここでは入力ポート2に接続される端末にて、返ってきた送信要求フレーム2001が自分のものと判断され、パケット2011(図20)の送信が開始される。これにより、この端末からのパケット2011のみが中継装置1700の入力ポート2に到着し、切替器1711、送信要求フレーム検出回路1721および電光変換部1741を経て全ての端末に伝送される。

【0108】この中継の間、パケットの送信を延期している端末からは、送信要求フレーム2002が引き続いて送信されている。そのため、中継が終了して切替器1711が次の入力ポート3側に切替わると、送信要求フレーム2002が送信要求フレーム検出回路1721に入力され、切替器1711の入力先がそのポート3側に保持される。これにより、上述した中継に続いて送信延期中の端末からパケット2012が送信され、全ての端末に伝送される。

【0109】以上のように、端末からパケットの送信に先立ち送信要求フレームを送信させ、自分の送信した送信要求フレームが返ってきてからパケットを送信させると共に、中継装置の入力ポートを順番に監視し、ちょうど監視を行った入力ポートに送信要求フレームが到着した場合にその送信要求フレームを中継することにより、複数の端末にて送信要求が発生しても、最初に中継装置に到着した送信要求フレームを送信した端末のみにパケットを送信させ、そのパケットのみを中継することができる。

【0110】しかも、複数の端末から同時にパケットが送信されることがないため、中継装置1700内部でパケットが廃棄されることがない。従って、各端末においてはパケットを再送する必要がなく、再送処理に関する手順を削減することができ、通信制御手順の大幅な簡素化を図ることができる。

【0111】図21には、中継装置のさらに他の内部構成例を示す。この中継装置2100は、これに複数の端末から同時にパケットが到着した場合に、各パケットの優先度を比較して最も優先度の高いパケットのみを中継するものである。

【0112】端末から送信されたパケットは、それぞれ入力ポート1～3を経てパケット中継回路2101～2103に入力される。パケット中継回路2101～2103は、受信したパケットを全出力ポート5～7に中継する機能の他に、パケットの受信を検出する機能と受信パケットの送信元アドレスSA(図22参照)を検出する機能を持つ。即ち、パケット中継回路2101～2103は、それぞれ端末から送信されたパケットを検出し、信号線2111～2113により検出信号を演算制御回路2121に通知する。また、パケットの送信元アドレスSAを検出し、これをローカルバス2131に出力して演算制御回路2121に送る。演算制御回路2121は、これらパケット中継回路2101～2103から検出信号が入力されると、どの端末からのパケットを中継するかの判断をし、その端末が接続されるパケット中継回路2101～2103に信号線2141～2143を用いて中継を許可し、それ以外のパケット中継回路2101～2103に対しては中継を禁止する。演算制御回路2121によるパケット中継の判断は、パケット中継回路2101～2103が中継を行っていない場合、次のようを行う。(1)パケット中継回路2101～2103のうち、1番最初にパケットを検出したパケット中継回路2101～2103にパケットの中継を許可し、それ以外のパケット中継回路2101～2103には、中継許可されたパケットの中継が終了するまで中継を禁止する。(2)複数のパケット中継回路2101～2103が同時にパケットを検出したときは、これらパケットの送信元アドレスSAを比較し、アドレス値の最も大きいパケットを受信したパケット中継回路2101～2103に中継を許可し、それ以外のパケット中継回路2101～2103には、中継許可されたパケットの中継が終了するまでパケットの中継を禁止する。

【0113】次に、本中継装置2100を用いたシステム動作を図23～図25を用いて説明する。ここで、図23および図24には中継装置側の動作内容が示され、図25には端末側の動作内容が示されている。

【0114】中継装置は、電源立ち上げ後、所定の初期処理を実行し、各端末からのパケット受信待ち状態に入る(図23中2301)。一方、端末は伝送路の状態を監視し、伝送路が空であれば、パケットを送信する(図25中2501～2503)。そして、パケット送信後さらに伝送路を監視し、パケットを受信を待つ(2504,2505)。中継装置は、ある端末からパケットを受信した時、他の端末からのパケットを中継中である場合は、そのパケットを廃棄する(2302,2305)。これに対して、他の端末からのパケットを中継中ではなくかつ他端末から同時に受信していない場合は、全ての出力ポートに対してそのパケットを中継する(2303,2305)。送信を行った端末では、中継されたパケット受信後、その送信元アドレスSAを判別する。このとき、そのアドレスSAが自アドレスと一致した場合、即ち送信したパケットが返送されてきた場合、送信が成功し他端末に中継されたものと判断する(2506)。しかし、受信したパケットの送信元アドレスSAが自アドレスと一致しなかった場合は、自端末から送信したパケットは廃棄されたものと判断し、ある一定時間待った後、パケットを再送する(2507)。

【0115】いま複数の端末からパケットが同時に中継装置に到着した場合、中継装置は同時受信処理を行う(2306)。すなわち、受信したパケットの送信元アドレスSAを比較し(図24中2401)、そのアドレスSAの値の最も大きなパケットのみを中継し、他のパケットは廃棄する(2402,2403)。

【0116】以上のように、中継装置に複数の端末からパケットが同時に到着した場合、これらパケットの送信元アドレスSAを比較し、そのアドレス値の最も大きいパケットのみを中継することにより、アドレス値の大きい端末からのパケットのみは廃棄することなく中継でき、高負荷時でも伝送遅延時間が増加しないシステムを実現することができる。

【0117】なお上記例においては、受信したパケットの送信元アドレスSAを比較し、アドレス値が最も大きいパケットのみを中継したが、送信元アドレスSAが大きいことに特に意味はなく、パケットの優先度を一意に区別できればよい。従って、送信元アドレスSAの最も小さいパケットを優先的に中継してもよいし、SA内で“1”が立っている数の最も多いパケットを中継してもよい。さらにはSAに限らず、パケットの他のフィールドを比較してもよい。

【0118】また、上記例において、各端末のアドレス(送信元アドレスSA)を一定契機ごとに変更してもよい。これによれば、パケット送信を行う端末が偏らず、各端末にパケットの送信を均等に行わせることができ

る。また同様な趣旨から、中継装置によるパケットの比較方法を一定契機ごとに変更することも可能である。

【0119】図26～32には、前記実施例の変形例を示す。ここで、図26～28には中継装置側における動作内容を、図29には端末側における動作内容を示す。

【0120】中継装置は、電源立ち上げ後、所定の初期処理を実行し、各端末からのパケットの受信待ち状態に入る(図26中2601)。一方、各端末は中継装置が受信待ち状態になり次第、図30に示す優先度決定用パケットに希望する優先度3004を書き込み、中継装置に送信する(図29中2901)。中継装置は、優先度決定用パケットを受信した場合、優先度決定処理に入る(2606)。優先度決定処理では、図27に示す通り、各端末から要求された優先順位に従って、各端末と優先度との対応づけを行う。すなわち、端末から要求された優先順位に従って図32に示すテーブルを検索し(2701)、要求された優先順位に対応する端末が登録されていなければ、その優先順位に対応して端末アドレスを書込む(2702,2704)。また、要求された優先順位に対応する端末が既に登録されていれば、その優先順位に最も近くかつテーブルが空である優先度を検索し、その優先度に対応して端末のアドレスを書込む(2703,2708)。こうして各端末ごとに最適な優先度を決定し、テーブルの内容を更新すると、決定した優先度を図31に示す応答用パケットに書き込み、送信元の端末に返送する(2710)。

【0121】端末は、中継装置から応答用パケットが戻ってくると、伝送路の状態を監視し、伝送路が空であれば、データパケットを送信する(2902～2905)。そしてデータパケット送信後、さらに伝送路を監視し、データパケットの受信を待つ(2906,2907)。中継装置は、データパケットを受信した時、他の端末からのデータパケットを中継中である場合は、そのパケットを廃棄する(2603,2607)。これに対して、他の端末からのデータパケットを中継中ではなくかつ他端末から同時に受信していない場合は、全ての出力ポートに対してそのパケットを中継する(2604,2605)。送信を行った端末では、中継されたデータパケット受信後、その送信元アドレスを判別する。このとき、その送信元アドレスが自アドレスと一致した場合、即ち送信したデータパケットが返送されてきた場合、送信が成功し他端末に中継されたものと判断する(2908)。しかし、受信したパケットの送信元アドレスが自アドレスと一致しなかった場合は、自端末から送信したデータパケットは廃棄されたものと判断し、ある一定時間待った後データパケットを再送する(2909)。

【0122】いま複数の端末からパケットが同時に中継装置に到着した場合、中継装置は同時受信処理を行う(2608)。すなわち、受信したパケットの送信元アドレスSAに従って図32のテーブルを検索し(図28中2801)、各端末ごとに設定されている優先度を比較する(2802)。そして、これら優先度のうち最も優先度の高い端

末からのパケットのみを中継し、他のパケットは廃棄する(2803,2404)。

【0123】以上のように、各端末からパケットの送信に先立ち優先度決定用パケットを送信させ、中継装置では端末からの優先度決定用パケットにより各端末ごとの優先度を設定し、複数の端末から同時にデータパケットが到着した場合に、優先度の高い端末からのデータパケットを中継することにより、いずれかの端末からのパケットのみは廃棄することなく中継することができる。しかも、各端末の優先度は、端末からの優先度決定用パケットにより決定されるため、端末にて希望する優先度を決定することができる。

【0124】なお、上記実施例において、最高優先度が半永久的に一端末に設定されないよう、一度設定した優先度で中継できる回数を決めておき、その回数に達した場合、優先度を変更する処理を追加することも可能である。

【0125】

【発明の効果】以上要するに本発明によれば、次の如く優れた効果を発揮する。

【0126】請求項1では、スター型ネットワークにおいて伝送の負荷が増加してもデータの伝送遅延時間が急激に増加せず、しかも接続される端末の数を容易に増加できるシステムを実現することができる。

【0127】請求項2では、予め中継装置の入力ポートに一対一に対応する優先度を定め、複数の入力ポートに同時にパケットが到着した場合に、それら入力ポートのうち一番優先度の高い入力ポートからのパケットのみを中継したので、複数の端末から中継装置に同時にパケットが到着した場合においても、一つのパケットのみは廃棄することなく中継でき、高負荷時の伝送遅延時間の増大をより低減することができる。しかも、各入力ポートの優先度を中継装置におけるパケットの中継完了を契機として入力ポート間で変更したので、各端末からのパケットを均等に中継することができる。

【0128】請求項3では、複数の入力ポートに端末から同時にパケットが到着した場合に、一番優先度の高い入力ポートからのパケットのみを中継し、さらに中継したパケットが入力された入力ポートの優先度を一番高い優先度に変更したので、その後、複数の端末から中継装置に同時にパケットが到着しても、前回中継した端末からのパケットを再び中継でき、所定の端末から連続的にパケットを送信させることができる。従って、ファイル転送等の最中にも、パケットが廃棄されて通信が中断されることなく、端末の回復処理に起因した負荷を低減することができる。

【0129】請求項4では、複数の入力ポートに同時にパケットが到着した場合、パケットの到着頻度の高い入力ポートからのパケットのみを中継したので、複数の端末から中継装置に同時にパケットが到着した場合、送信

頻度の高い端末からのパケットのみを中継でき、その端末の再送処理に起因した処理速度の低下を防ぐことができる。

【0130】請求項5では、複数の入力ポートに一定時間内にパケットが到着した場合、優先度の最も高い入力ポートからのパケットのみを中継したので、所望の優先中継を実現することができる。

【0131】請求項6では、中継装置の入力ポートの状態を順番に監視し、ちょうど監視をおこなった入力ポートに端末から信号が到着した場合に、そのポートからのパケットを中継したので、複数の端末から中継装置に同時にパケットが到着した場合においても、ちょうど監視をおこなった入力ポートからのパケットのみは廃棄することなく中継することができる。

【0132】請求項7では、中継装置による入力ポートの監視回数を入力ポート間で変えたので、各端末からのデータ中継に優先度をつけることができる。

【0133】請求項8では、端末はパケットの送信に先立ち送信要求フレームを送信し、中継装置は入力ポートを順番に監視し、ちょうど監視を行った入力ポートに送信要求フレームが到着した場合にその送信要求フレームを中継したので、複数の端末にて送信要求が同時に発生した場合でも、中継された送信要求フレームを送信した端末のみからのパケットを中継することができる。しかも、複数の端末から同時にパケットが送信されることはないと、各端末においてパケットの再送処理が不要となり、通信制御手順の大半が削減を図れる。

【0134】請求項9乃至11では、中継装置に複数の端末から同時にパケットが到着した場合に、これらパケットの所定のフィールドを比較し、その比較結果により選択された一つのパケットのみを中継したので、複数の端末から中継装置に同時にパケットが到着しても、一のパケットのみは廃棄することなく中継できる。

【0135】請求項12では、端末から送信された優先度決定用パケットにより中継装置内部に各端末毎の優先度を設定し、複数の端末から同時にデータパケットが到着した場合に、優先度の高い端末からのデータパケットのみを中継したので、複数の端末から中継装置に同時にデータパケットが到着しても、一のデータパケットのみは廃棄することなく中継できる。しかも、各端末の優先度は、端末からの優先度決定用パケットにより決定されるので、端末側にて中継の優先度を決めることができる。

【図面の簡単な説明】

【図1】本発明が利用されるスター型ネットワークを示す構成図である。

【図2】スター型ネットワークにおける中継装置の内部構成例を示す図である。

【図3】スター型ネットワークにおける端末内部のインターフェース回路を示す構成図である。

【図4】スター型ネットワークの他の構成図である。

【図5】図4のネットワークにおけるパケット流れの一例を示す図である。

【図6】図4のネットワークにおける下位の中継装置の内部構成を示す図である。

【図7】中継装置の他の内部構成例を示す図である。

【図8】図7の中継装置におけるパケット検出回路の優先順位パターンの一例を示す図である。

【図9】図7の中継装置におけるパケット入出力の一例を示す図である。

【図10】図7の中継装置における制御回路の変形例を示す構成図である。

【図11】制御回路の他の変形例を示す構成図である。

【図12】制御回路のさらに他の変形例を示す構成図である。

【図13】パケットの入力ポートへの到着タイミングの一例を示す図である。

【図14】中継装置のさらに他の内部構成例を示す構成図である。

【図15】図14の中継装置に送信される送信フレームの構成を示す図である。

【図16】図14の中継装置の変形例を示す図である。

【図17】中継装置のさらに他の内部構成例を示す構成図である。

【図18】図17の中継装置に送信される送信要求フレームの構成を示す図である。

【図19】図17の中継装置における切替器の切替タイミングを示す図である。

【図20】図17の中継装置における切替器の切替タイミングとパケットの入出力との関係の一例を示す図である。

【図21】中継装置のさらに他の内部構成例を示す図である。

【図22】図21の中継装置に送信されるパケットの構成を示す図である。

【図23】中継装置側における動作内容を示す流れ図である。

【図24】図23の同時受信処理の処理内容を示す流れ図である。

【図25】中継装置と併用される端末側の動作内容を示す流れ図である。

【図26】さらに他の中継装置における動作内容を示す流れ図である。

【図27】図26の優先度決定処理の処理内容を示す流れ図である。

【図28】図26の同時受信処理の処理内容を示す流れ図である。

【図29】端末側の動作内容を示す流れ図である。

【図30】端末から送信される優先順位決定用パケットの構成例を示す図である。

【図31】中継装置から送信される応答用パケットの構成例を示す図である。

【図32】各端末と優先度の対応づけを行うためのテーブルの構成例を示す図である。

【符号の説明】

- 101 中継装置
- 111～114 端末
- 121～124 双方向リンク
- 201～204 光電変換部
- 205～208 電光変換部
- 211～214 遅延回路
- 221～224 パケット検出回路
- 231 選択回路
- 401 上位の中継装置
- 403～404 下位の中継装置
- 411～419 端末

* 731 制御回路

741 切替器

1001～1004 優先度信号発生回路

1011 演算器

1021～1024 比較回路

1031 エンコーダ

1101～1104 送信回数計数回路

1105 タイマ回路

1201～1204 マスク回路

10 1311 選択回路

1321 制御信号生成回路

1231 マスク制御回路

1421～1422 フレーム検出器

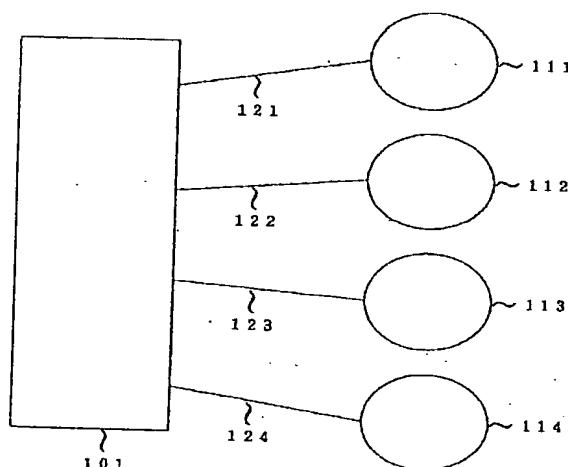
1721 送信要求フレーム検出回路

2101～2104 パケット中継回路

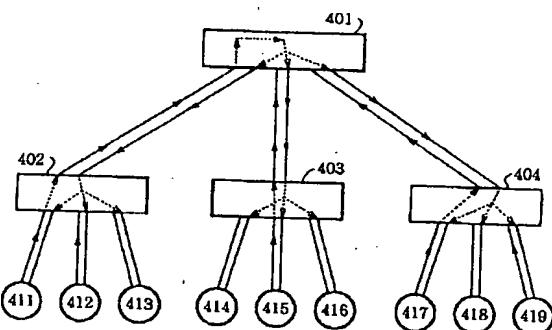
2121 演算制御回路

*

【図1】



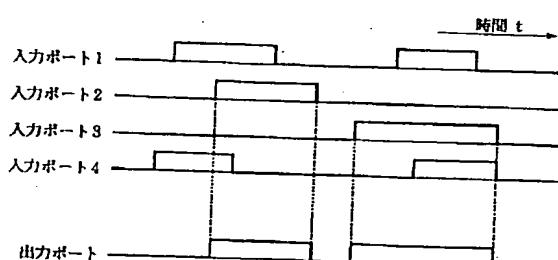
【図5】



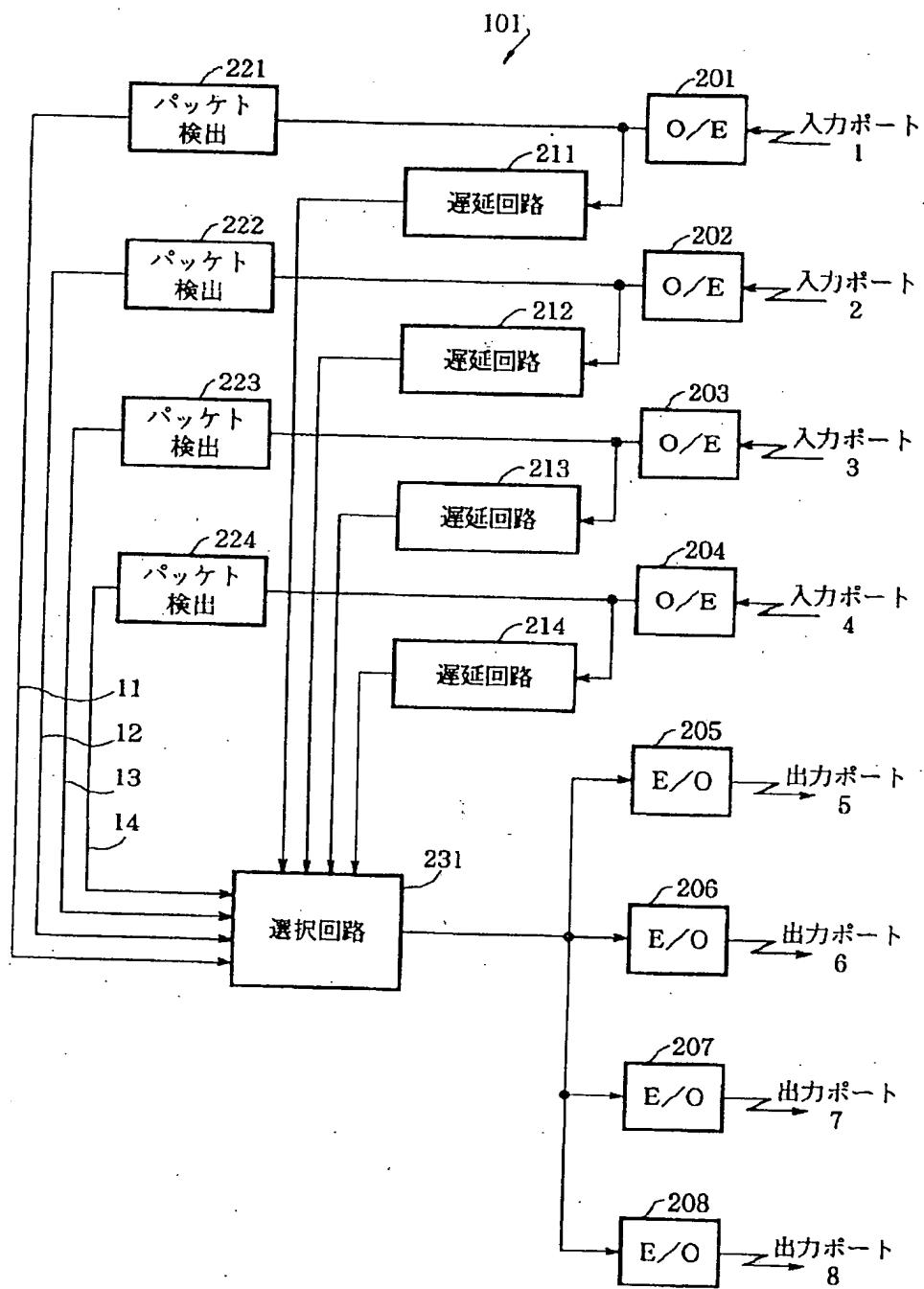
【図8】

パケット 検出回路	優先順位			
	パターンA	パターンB	パターンC	パターンD
721	1	4	3	2
722	2	1	4	3
723	3	2	1	4
724	4	3	2	1

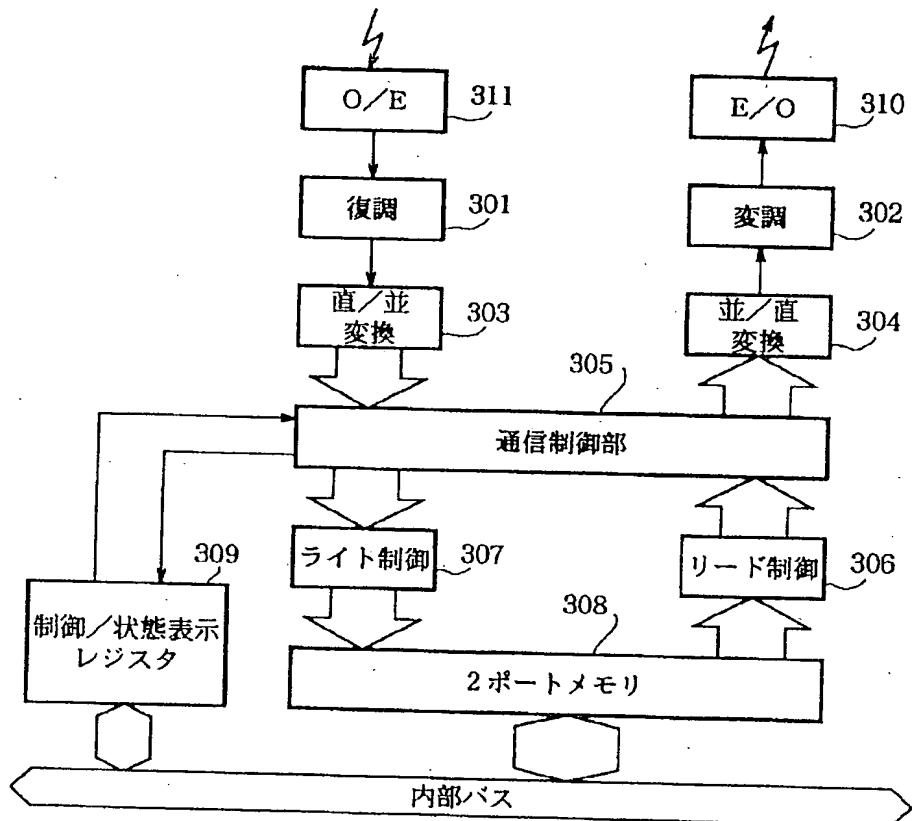
【図9】



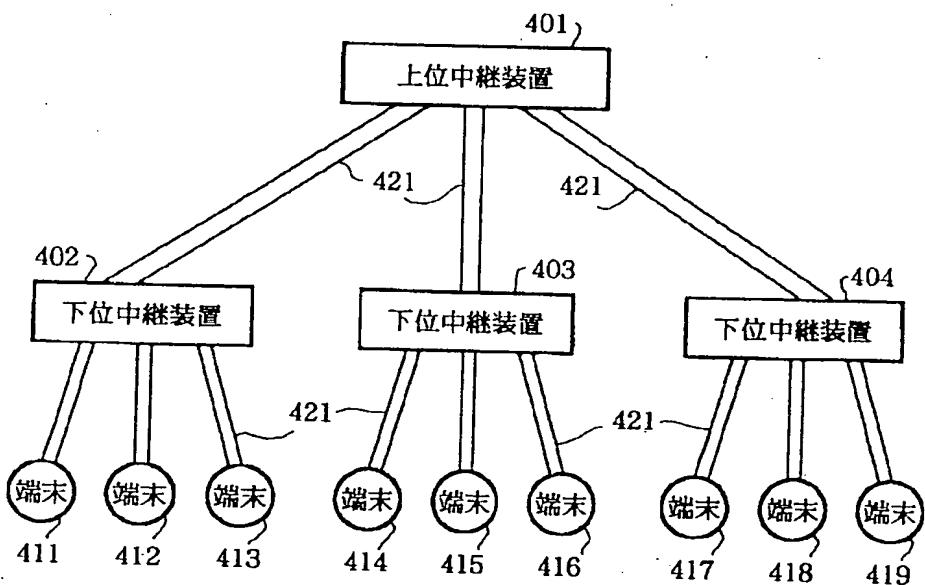
【図2】



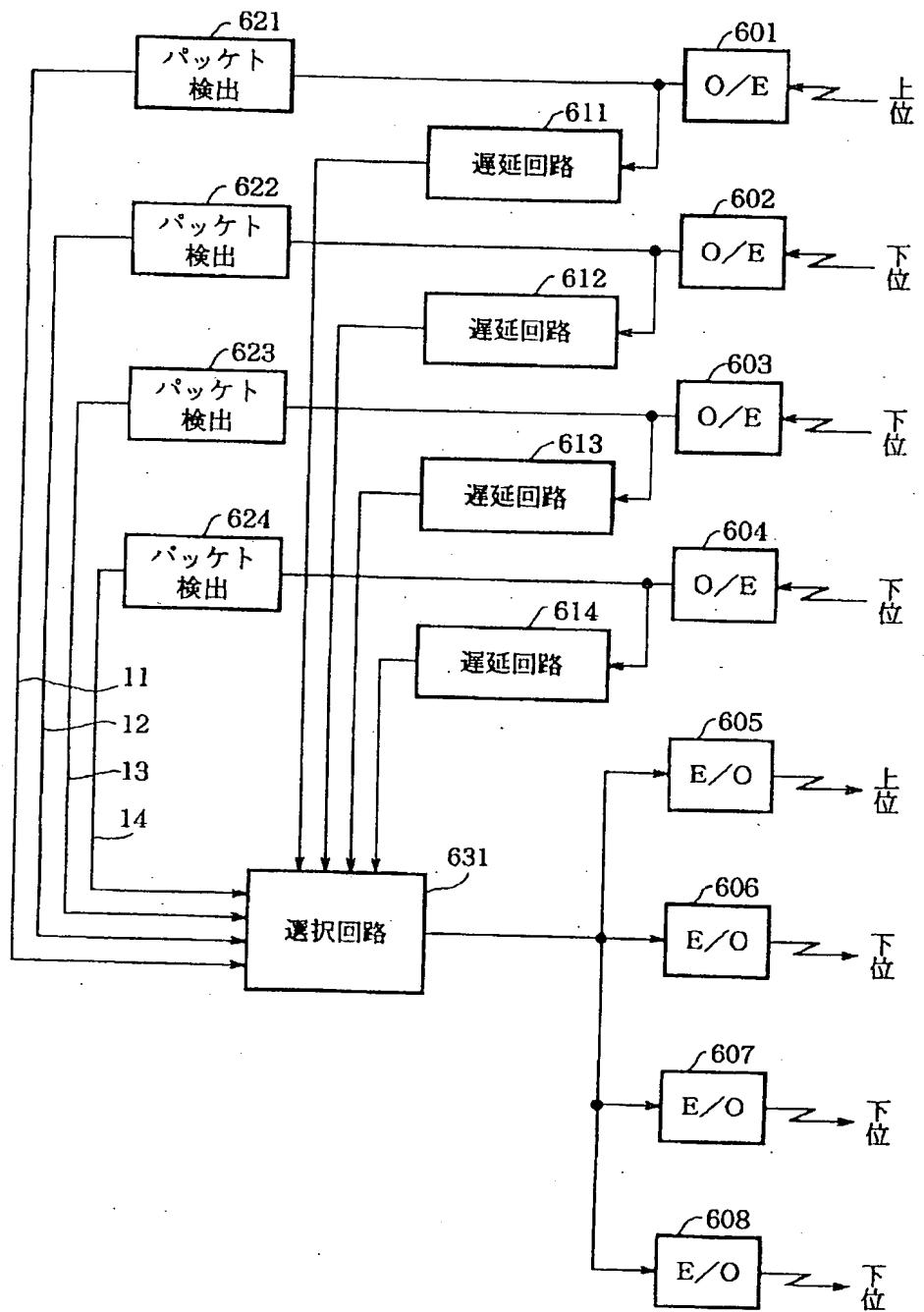
【図3】



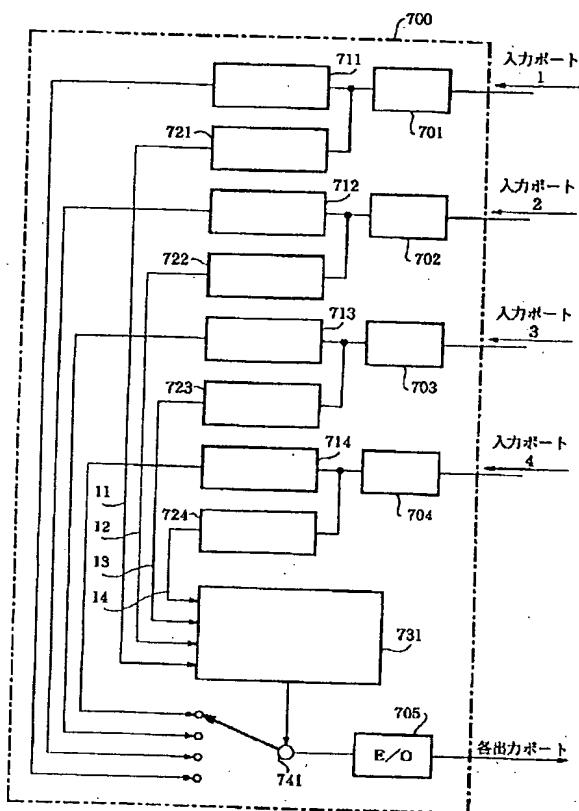
【図4】



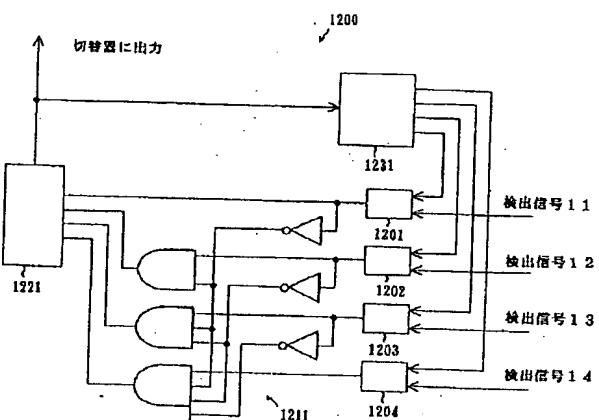
【図6】



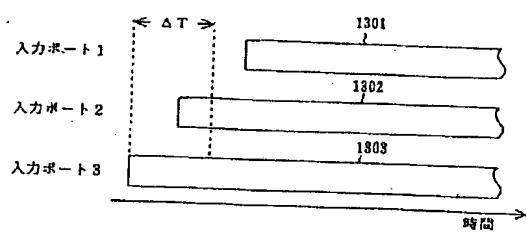
【図7】



【図1.2】



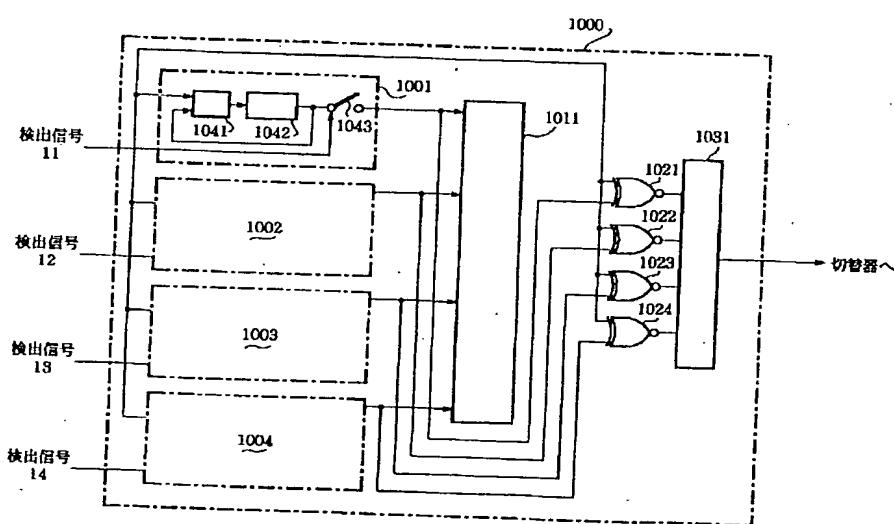
【図1.3】



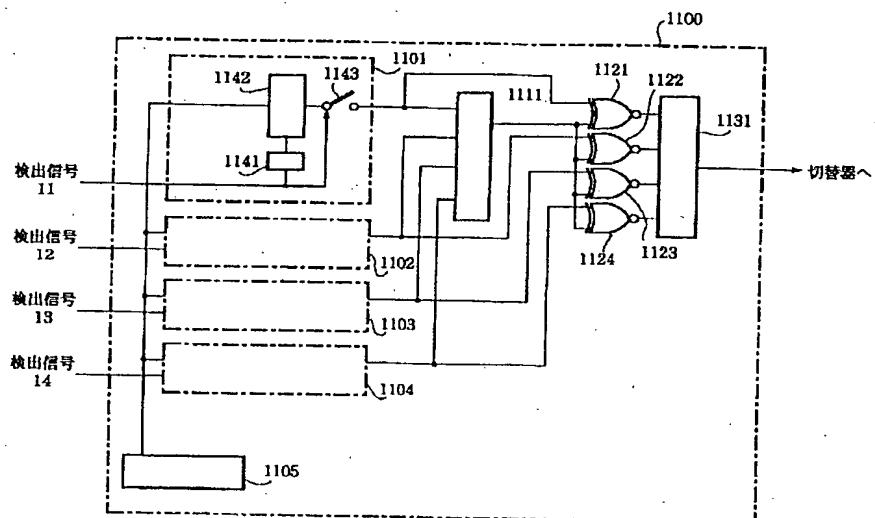
【図3.2】

優先度	端末のアドレス
...	...
...	...
...	...
...	...

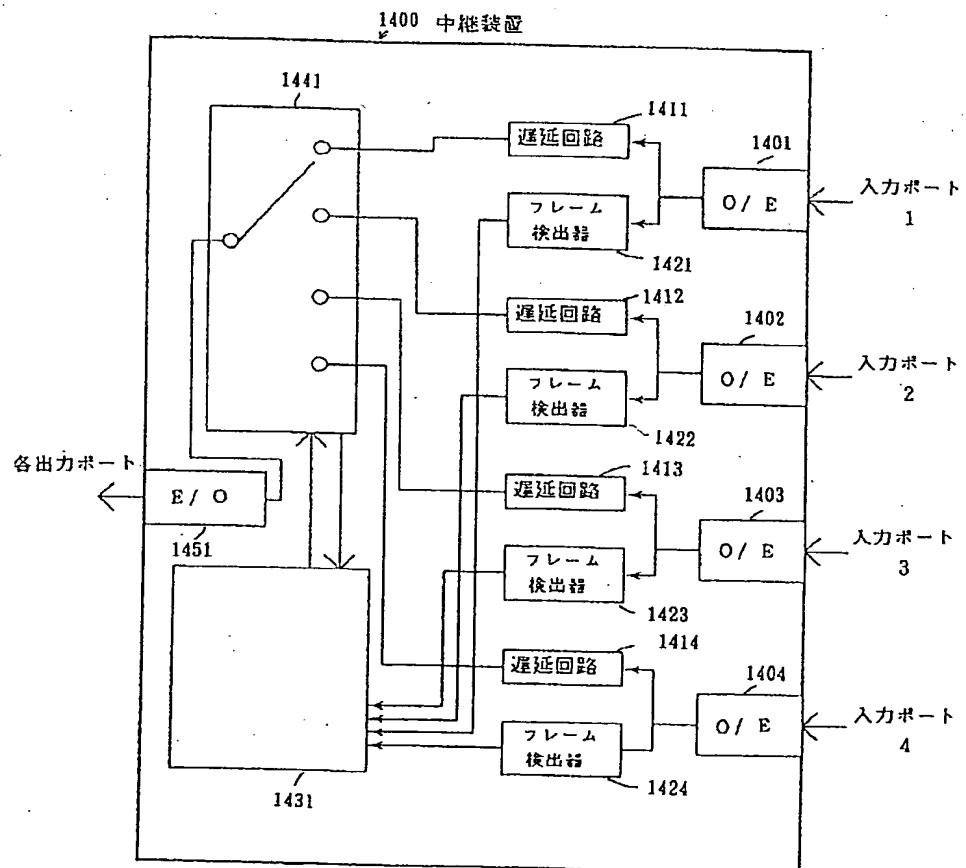
【図1.0】



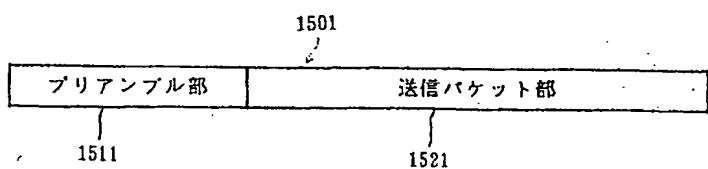
【図11】



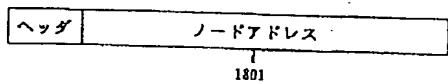
【図14】



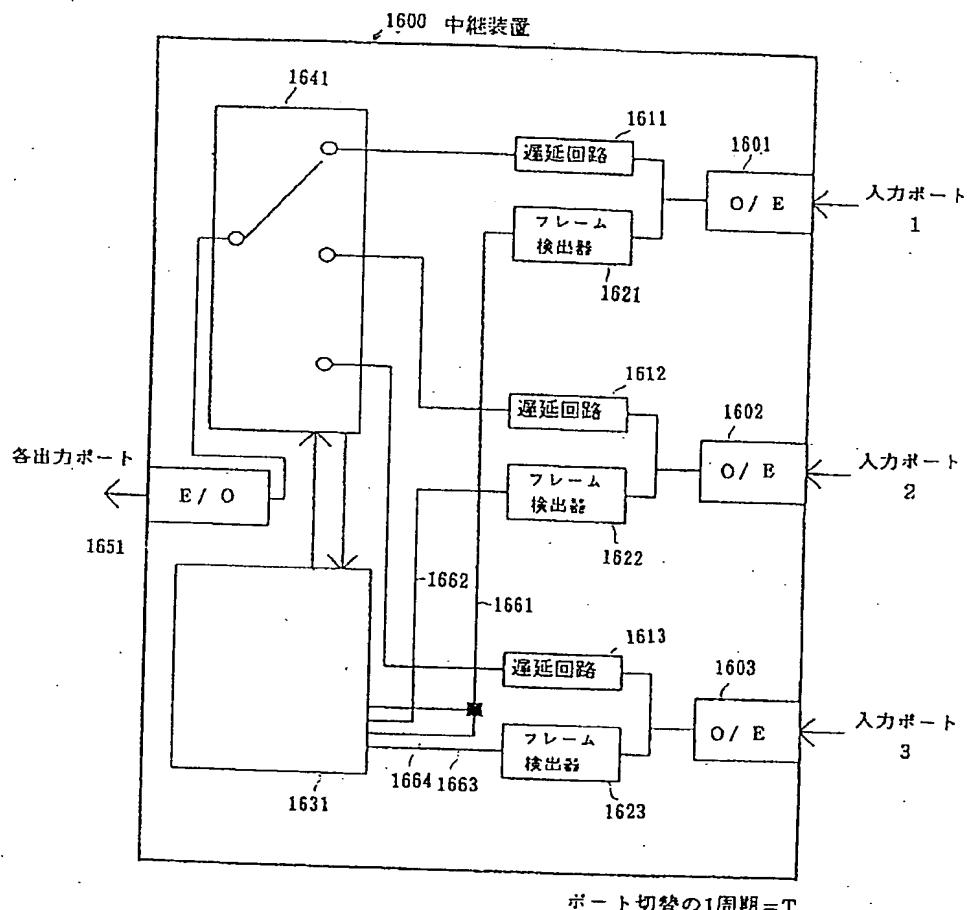
【図15】

プリアンブル部の伝送時間 = $T + t$

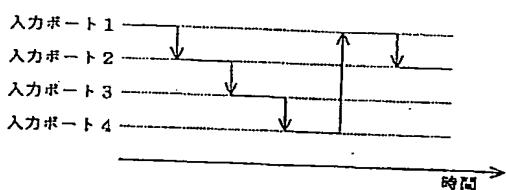
【図18】



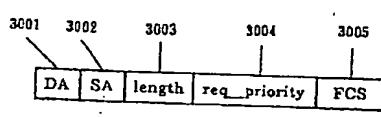
【図16】

ポート切替の1周期 = T

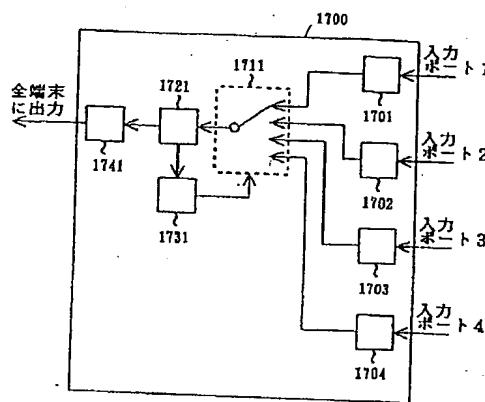
【図19】



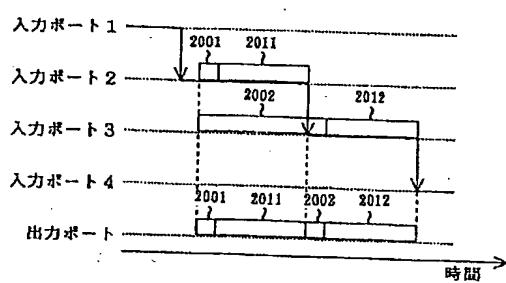
【図30】



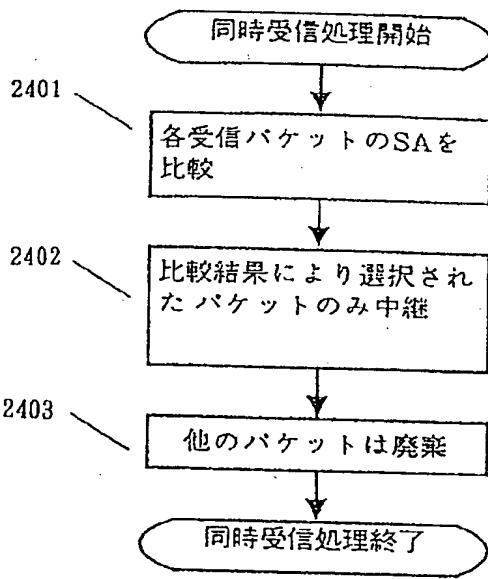
【図17】



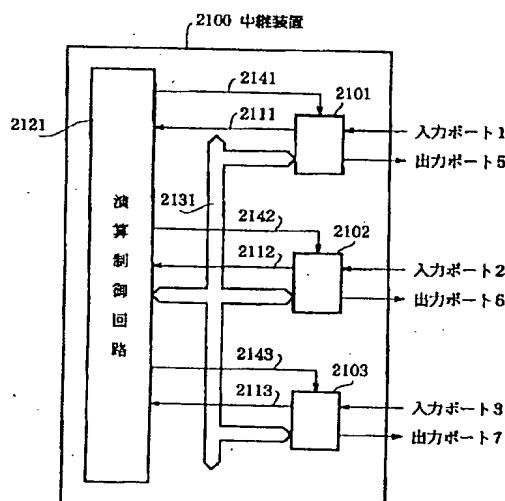
【図20】



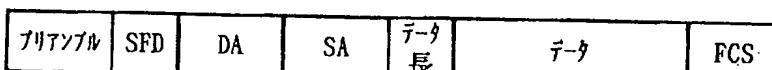
【図24】



【図21】



【図22】



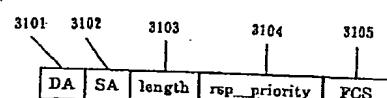
SFD: フレーム開始デリミタ

DA: 宛先アドレス

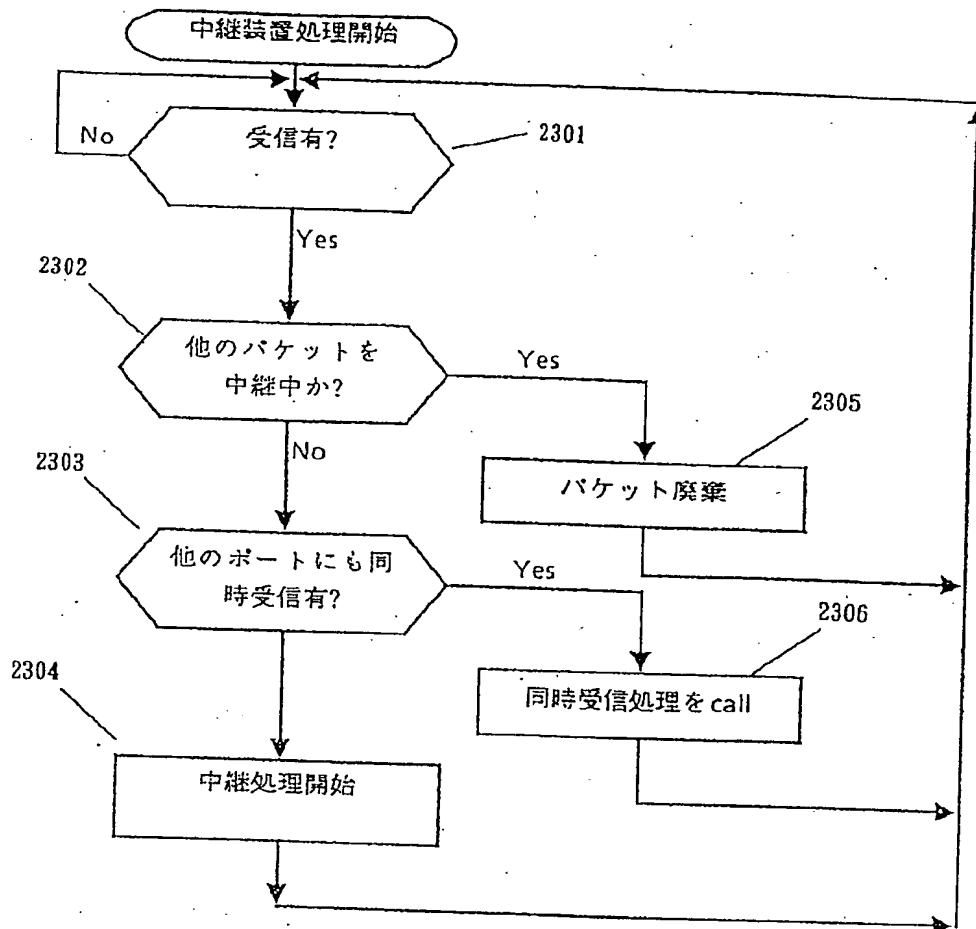
SA: 送信元アドレス

FCS: フレームチェックシーケンス

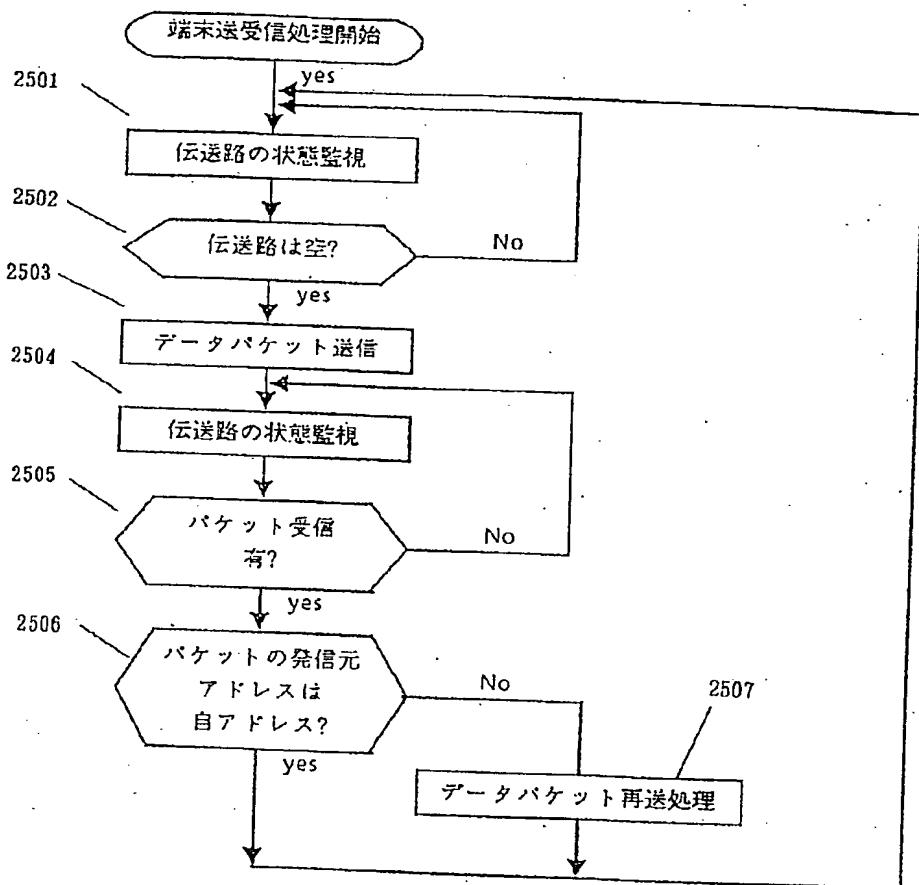
【図31】



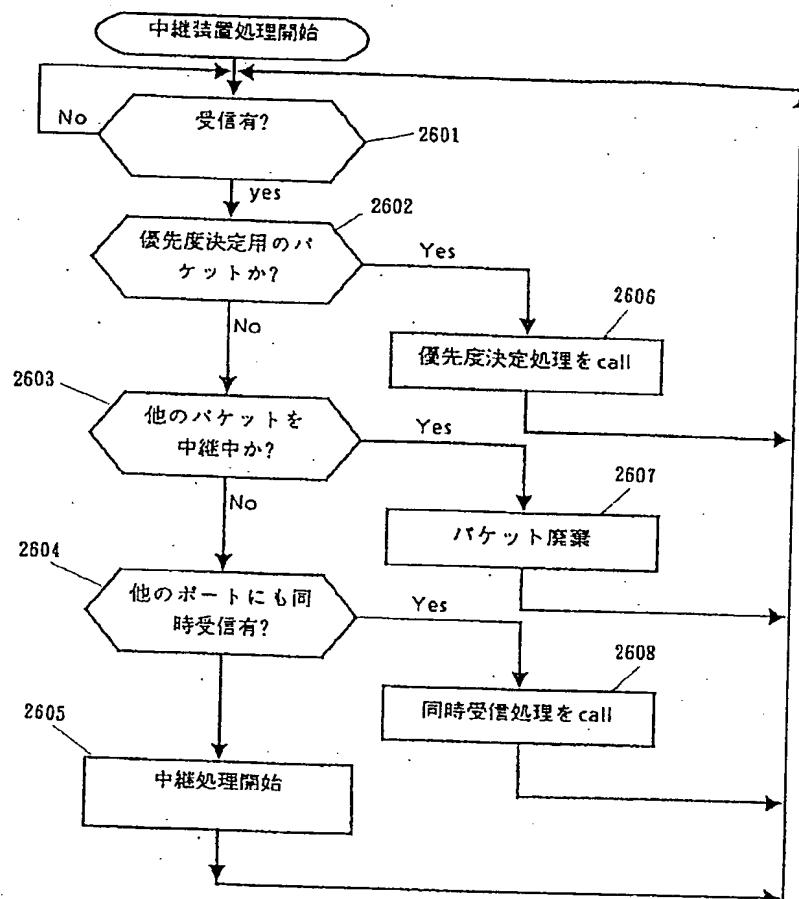
【図23】



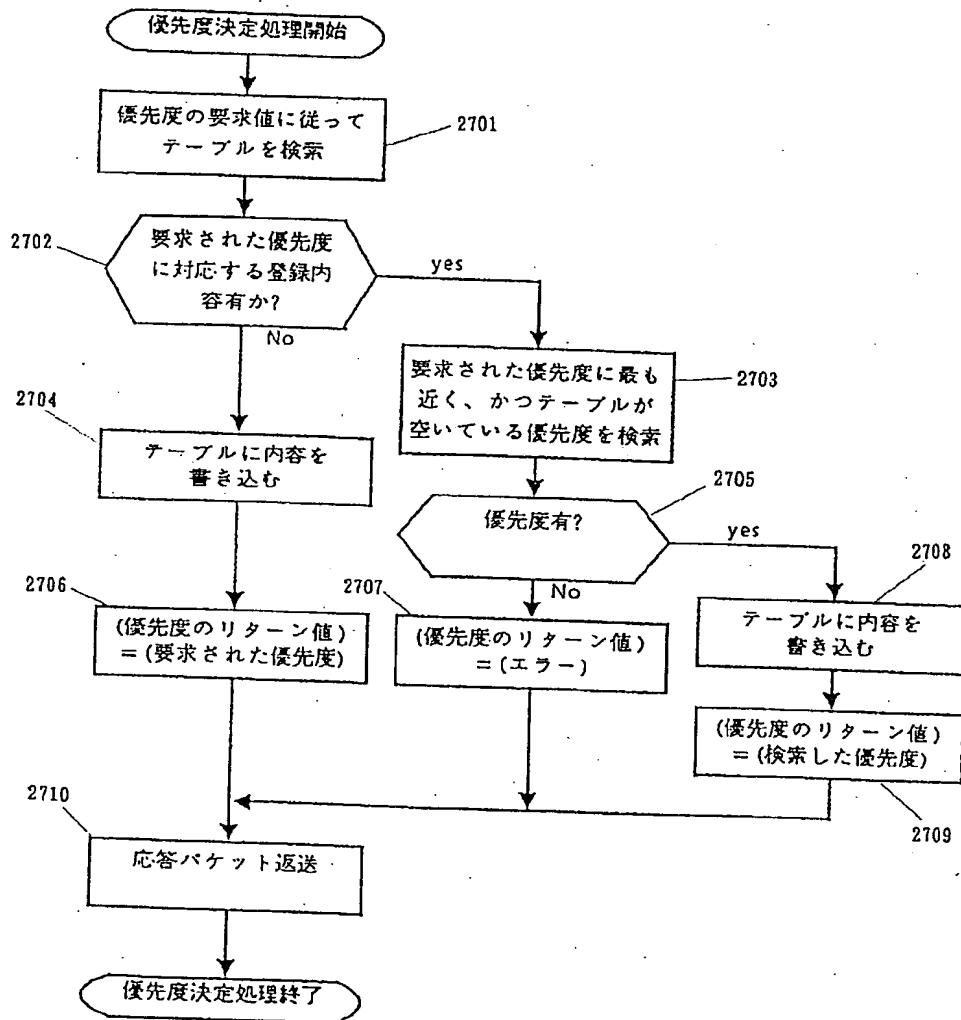
【図25】



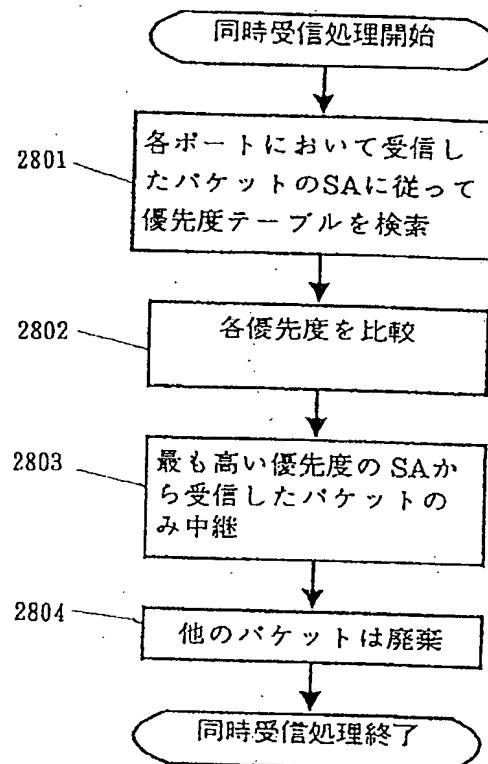
【図26】



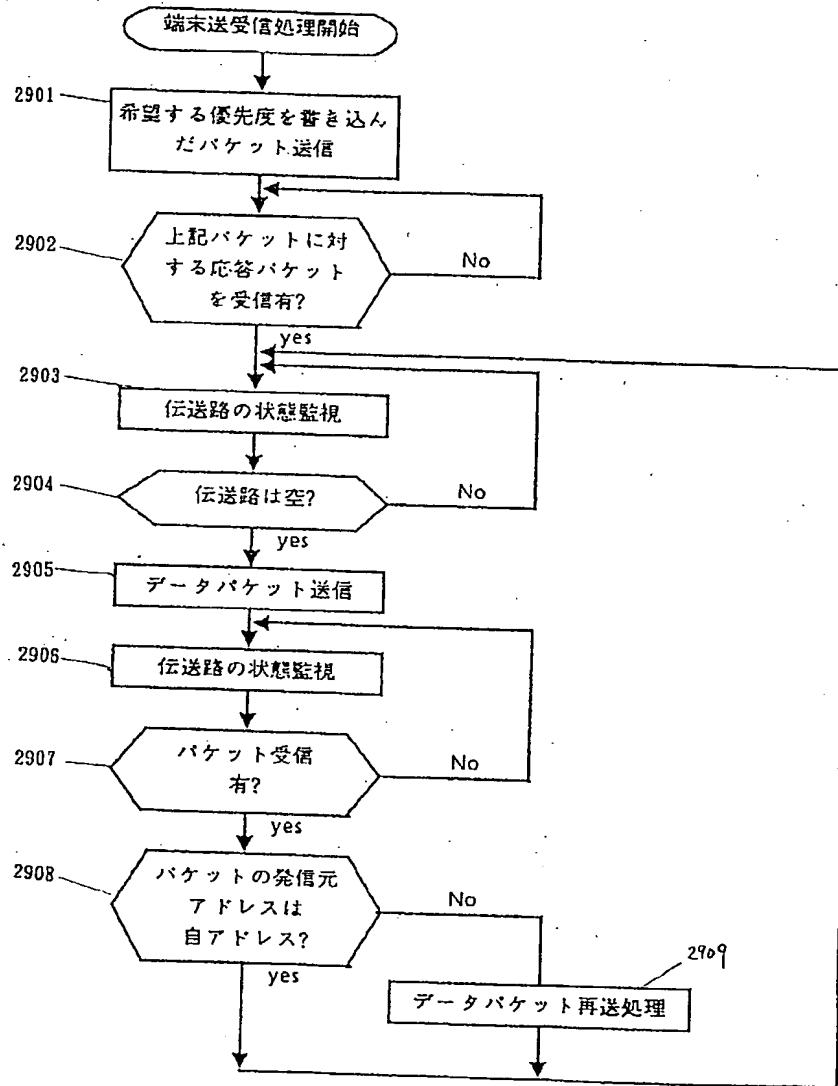
【図27】



【図28】



【図29】



フロントページの続き

(72)発明者 笠井 克洋

茨城県日立市日高町5丁目1番1号 日立
電線株式会社オプトロシステム研究所内

(72)発明者 大貫 泰照

茨城県日立市日高町5丁目1番1号 日立
電線株式会社オプトロシステム研究所内

(72)発明者 二谷 道夫

茨城県日立市日高町5丁目1番1号 日立
電線株式会社オプトロシステム研究所内

(72)発明者 栗山 勝

茨城県日立市日高町5丁目1番1号 日立
電線株式会社オプトロシステム研究所内

(72)発明者 今井 康雅

茨城県日立市日高町5丁目1番1号 日立
電線株式会社日高工場内